

CURRICULUM VITAE

di GAUDENZIO MENEGHESSO

Per rendere più agevole la lettura, il presente curriculum vitae è organizzato nel seguente modo: La sezione **A** (2 pagine) elenca i risultati più significativi delle attività scientifiche e didattiche di Gaudenzio Meneghesso, che vengono descritte più estesamente nelle sezioni successive.

A	Sintesi del curriculum vitae	p. 2
B	Principali Tappe Formative	p. 5
C	Premi e Borse di Studio	p. 6
D	Curriculum didattico	p. 7
	D1 - Sintesi del CV didattico	p. 7
	D2 - Dettaglio del CV didattico	p. 8
E	Supervisione di Tesi Di Dottorato Di Ricerca	p.15
F	Partecipazione a Commissioni di Valutazione e incarichi istituzionali	p.17
G	Coordinatore scientifico di conferenze internazionali e attività di revisore	p.18
H	Invited Papers	p.21
I	Attività di Divulgazione	p.26
L	Progetti di ricerca	p.27
	L1 – Coordinamento di Progetti di Ricerca	p.27
	L2 – Partecipazione a Progetti di Ricerca	p.33
M	Attività scientifica dettagliata:	p.36
I	Simulazione, progettazione e collaudo di strutture di protezione contro le scariche elettrostatiche (ESD) in circuiti CMOS e Smart Power	p.29
II	Caratterizzazione elettrica, modellizzazione e affidabilità di RF-MEMS switches per antenne riconfigurabili	p.37
III	Caratterizzazione e studio dell'affidabilità di LED su GaN mediante tecniche elettriche, ottiche e microscopiche.	p.48
IV	Caratterizzazione elettrica e modellizzazione e affidabilità di dispositivi elettronici su semiconduttori ad ampio energy gap	p.54
V	Caratterizzazione elettrica, modellizzazione e affidabilità di dispositivi a microonde su GaAs e InP	p.59

DICHIARAZIONE SOSTITUTIVA DELL'ATTO DI NOTORIETÀ(1) (Artt. 47 e 48 D.P.R. n. 445 del 28/12/2000)

Il sottoscritto **MENEGHESSO GAUDENZIO**, nato a **PADOVA** prov. **PD** il **03 MARZO 1967**, e residente in **PIOVENE ROCCHETTE** prov. **VI**, Via **Quart. GENERALE DALLA CHIESA n. 23**, **consapevole della responsabilità penale cui può andare incontro in caso di dichiarazione mendace,**

DICHIARA:

che tutto quanto riportato nel presente curriculum vitae corrisponde al vero.

il sottoscritto ai sensi della Legge 196/03 è informato che i dati personali forniti con la presente dichiarazione potranno essere trattati per gli adempimenti connessi all'espletamento delle procedure amministrative relative.

Letto, confermato e sottoscritto.

Padova 18 Agosto 2008 Il dichiarante _____

A - Sintesi del curriculum vitae di GAUDENZIO MENEGHESSO

1992 Laureato in Ingegneria Elettronica a pieni voti (110/110);
1993 Premio SIP per tesi di laurea discussa presso l'Università di Padova nell'AA 91-92
1995 Borsa di studio (6 mesi) della Comunità Europea (programma "Human Capital and Mobility").
1997 Titolo di dottorato di Ricerca in Ing. Elettronica e delle Telecomunicazioni
1998 Borsa di studio Post Dottorato presso l'Università di Padova.
1998 Ricercatore del SSD K01X (ora ING-INF/01) presso l'Università di Padova.
2002 Professore Associato SSD ING-INF/01 presso l'Università di Padova
2011 Professore Straordinario SSD ING-INF/01 presso l'Università di Padova

ATTIVITÀ DIDATTICA dal 1997 ad oggi (28 Corsi in 14 anni accademici):

Dal 1997 al 2004: esercitazioni in 9 corsi e tenuto per 2 anni laboratorio di progettazione digitale

AA. 1999/00: supplente per il corso di "Microelettronica" – CL Elettronica;

AA. 2000/01, 01/02 (2 A.A.), supplente per il corso di "Elettronica I" – CL Elettronica

AA. dal 2002/03 al 08/09 (7 A.A.): supplente per il corso di "Fondamenti di Elettronica" – CL Informatica

AA. 2002/03: Titolare del corso di "Elettronica I" – CL Elettronica;

AA. 2003/04 Titolare del corso di "Fondamenti di Elettronica" – CL Ing. Informazione;

AA. dal 2004/05 al 08/09 (5 A.A.): Titolare del corso di "Fondamenti di Elettronica" – CL Elettronica;

AA. dal 2004/05 al 12/13 (9 A.A.): Titolare del corso di "Microelettronica" – CL Elettronica (laurea Specialistica.);

AA. dal 2011/12 al 2012/2013 (2 A.A.): Titolare del corso di "Elettronica" – CL Ingegneria Informazione;

Gaudenzio Meneghesso Ha ottenuto sempre giudizi molto positivi dalla valutazione didattica degli studenti. Relativamente alle due domande: *Il docente stimola/motiva l'interesse verso la disciplina?* e *Il docente espone gli argomenti in modo chiaro?* Ha sempre ottenuto punteggi superiori al terzo quartile (comunque sempre punteggi oltre 8/10).

2000 Autore di un testo di esercizi di "Microelettronica".

ATTIVITÀ SCIENTIFICA Dal 1992 ad oggi:

Ha avviato autonomamente tre nuove linee al DEI grazie all'instaurazione di una rete di collaborazioni:

- Nel 1995 ha avviato una attività di "Progettazione, collaudo e modellizzazione di strutture di protezione da ESD per circuiti integrati CMOS e SMART POWER (tecnologia BCD, Bipolare, CMOS, DMOS)"
- Nel 2004 Ha avviato una attività di "caratterizzazione elettrica, modellizzazione e affidabilità di RF-MEMS switches per antenne riconfigurabili";
- Nel 2011 ha avviato al DEI una attività di sviluppo e caratterizzazione di Celle solari per applicazioni fotovoltaiche.

Ha inoltre contribuito in modo rilevante all'avvio di due nuove linee di ricerca al DEI:

- Nel 2000 ha contribuito ad avviare una nuova linea di ricerca: "Studio delle caratteristiche elettro/ottiche e dell'affidabilità di dispositivi emettitori di luce (LED e LASER) su Nitruro di Gallio (GaN) con emissione nel blu, nel verde e UV".
- Nel 1998 ha contribuito ad avviare la linea di ricerca: Caratterizzazione elettrica, modellizzazione e affidabilità di dispositivi elettronici su semiconduttori ad ampio Energy Gap (GaN e SiC).
- Nel 2008 ha contribuito ad avviare una attività di "caratterizzazione elettrica, modellizzazione e affidabilità di dispositivi su materiali semiconduttori organici".

Infine, dal 1992 ad oggi ha contribuito allo sviluppo di una tematica di ricerca già presente al DEI:

- Caratterizzazione elettrica, modellizzazione valutazione dell'affidabilità (con identificazione dei relativi modi e meccanismi di guasto) di dispositivi per microonde su semiconduttori III-V quali GaN, SiC, GaAs e InP.

COORDINAMENTO DI PROGETTI DI RICERCA:

Gaudenzio Meneghesso dal 1999 ad oggi e' stato (ed e') **responsabile di numerosi (32) progetti e contratti di ricerca che hanno accumulato un Finanziamento complessivo di oltre un tre di Euro (circa 3.2 MEuro)**. Ha inoltre partecipato a numerosi altri progetti Nazionali ed Internazionali.

Responsabile e coordinatore scientifico:

1. 2000-2008 dieci contratti di ricerca, finanziati da STMicroelectronics Milano.
2. 1999 Coordinatore scientifico di un progetto con NTT
3. 2001, 2003 progetti di ricerca finanziati dall'Università di Padova;
4. 2002 contratto di Austria Mikro Systeme – Graz;
5. 2005 Responsabile del WP4.1 del progetto "Korrigan, MOD Europei
6. 2005 Resp. Locale di un Progetto PRIN su MEMS RF
7. 2006 Contratto di Ricerca con Matsushita, Giappone;
8. 2006-08 Progetto Europeo, STREP FP6, "HYPHEN";
9. 2006 Contratto di ricerca con OROSOLARE (VI)
10. 2008 Progetto di Ricerca dell'ESA, RF-MEMS
11. 2008-2010 contratto di Ricerca con Universal Display Corp.;
12. 2008 Contratto di Ricerca con OSRAM (TV),
13. 2008 Progetto con Finmeccanica "reCONFigurable circuits by Rf Mems".
14. 2008 Contratto di Ricerca con Panasonic, Giappone;
15. 2009 Contratto di ricerca finanziato da Benetton (Treviso - Italy)
16. 2010 Contratto di ricerca finanziato da ESA-ESTEC (Noordwijk, The Netherlands)
17. 2010 Contratto di Ricerca con Panasonic, Giappone
18. 2010 Contratto Applied Materials
19. 2010 Resp. Locale per un Progetto STREP di FP7: ALINWON
20. 2010 Responsabile di un Progetto di Ricerca dell'Università di Padova "GaN Power"
21. 2010 ENIAC END
22. 2011 Responsabile progetto Strep FP7 - Hiposwitch
23. 2011 Responsabile progetto Regionale "Polo Fotovoltaico"
24. 2011 Responsabile progetto ricerca Infineon Villach
25. 2011 Contratto di Ricerca con Panasonic, Giappone
26. 2013 ENIAC ERG
27. 2012 Contratto di Ricerca con Panasonic, Giappone
28. 2013 Responsabile progetto ricerca Infineon Villach
29. 2013 Responsabile progetto ricerca SME
30. 2013 Responsabile locale per progetto ENIAC "E2COGAN"

PARTECIPAZIONE A PROGETTI DI RICERCA:

Progetti della Comunità Europea: **MANPOWER e PROPHECY.**

Progetti Nazionali: **ASI, CNR-MADESS, MURST (ex 40%), COFIN MURST, INFM; Prog. di Ateneo.**

Prog. di Ricerca Internazionali: **Gelcore, US-ARMY EU Office, Nippon Telegraph and Teleph.**

COLLABORAZIONI INTERNAZIONALI: (documentate da pubblicazioni e/o contratti di ricerca)

EPFL (CH); University of Duisburg (D); University of Michigan (USA); University of Twente (NL); University of Virginia (USA); Rensselaer Polytechnic Instit. (USA); UCSB (USA); University of Juelich (D); Agilent Tech. (USA); GELCORE NJ; HUGHES Res. Lab. (CA); Infineon D; Nippon Telegraph and Telephone (NTT) Japan; Eudyna (J), Fraunhofer IAF (D), Picogiga (F), Thales III-V Labs (F), UMS (D), IEMN (F), Toyota (J), RFMD (USA), HELIOS Technologies (I),

SUPERVISIONE DI TESI DI DOTTORATO DI RICERCA E TESI DI LAUREA:

Dal 2003 ad oggi Responsabile scientifico (Tutor) di 15 tesi di Dottorato di Ricerca e dal 1994 ad oggi ha contribuito alla supervisione di altre 12 Tesi di Dottorato di Ricerca relativamente alle tematiche di

Ingegneria dell'Informazione. Nel Periodo 1994-2008 e' stato Relatore di più di 60 Tesi di Laurea relative all'insegnamento di Microelettronica e ha collaborato allo svolgimento di numerose tesi di laurea in qualità di correlatore.

2011 Vincitore di StartCup Veneto 2011 con la proposta "Eta Semiconductor" (10KEuro per finanziare l'avvio di una piccola azienda).

2011 Vincitore di del Premio Nazionale Innovazione "Working Capital - PNI" nel settore Green con "Eta Semiconductor"(100KEuro per finanziare l'avvio di una piccola azienda)

PUBBLICAZIONI:

I risultati delle attività di ricerca, iniziate nel 1992, sono stati presentati/pubblicati (o sono in corso di presentazione/pubblicazione) in **581** articoli così suddivisi:

208 su riviste internazionali con referee,

370 a conferenze internazionali con referee (tra cui: **70 Invited** e **8 "Best Paper Award"**),

3 capitoli di libro.

Titolare anche di **4** Brevetti

COORD. SCIENTIFICO DI CONFERENZE INTERNAZIONALI E ATTIVITA' DI REVISORE:

- **dal 2007 al 2013 - Associate Editor per IEEE Electron Device letters.**
- IEEE ADCOM: Fa parte dal 2010 del Compound Semic. Subcommittee
- IEEE Membership: E' IEEE Fellow classe 2013

- **General Chair** dell'11th Europ. Heterostructure Tech. Work., HETECH, Padova, 28-30/10/2001.
- **General Chair** del workshop "WOCSDICE 2007- Venezia, Maggio 19-20, 2007.
- **General Chair** dell'17th Europ. Heterostructure Tech. Work., HETECH, Venezia 2-5/11/2008.
- **General Chair** della conferenza ESREF 2012
- **General Chair** della conferenza WOCSEMMAD 2013
- sarà **General co-Chair** della conferenza TWHM 2013
- Sarà **General Chair** della Conferenza ESSDERC/ESSCIRC 2014

- IEEE International Electron Device Meeting (IEDM): **Membro** (2003) e **Chair del sottocomitato QPC** (2004 e 2005), e nell'executive committee come **European Arrang. Chair** nel 2006 e 2007.

- IEEE Int. Reliability Physics Symposium (IRPS): **Membro** (2005 e 06), **Vice-Chair**, (2007) e **Chair** (2008, 2009 e 2010) del sub-committee "Wide Bandgap and Compound Semiconductors., Chair nel 2010 del TF e dal 2009 nel Management Committee (2010 Scretary, 2011 Tutorial Chair, 2012 Presentation Chair, 2013 Workshop chair)

- **Technical Program Chairman** del workshop "WOCSDICE 2001- Cagliari, Maggio 27-30, 2001.
- **Technical Program Co-Chairman di ESREF 2010**
- **Technical Program Chairman di ESREF 2012**
- **Technical Program Chairman di TWHM 2011**
- **TPC Chair** della conferenza IEW2010
- **Chair del comitato "Failure mechanisms in microwave, high band gap and photonic devices" della conferenza ESREF nel 2007, 2008, 2009, 2011, 2013**
- Dal 2010 fa parte dello Steering Committee della conferenza internazionale **ESREF**
- Dal 2009 fa parte dello Steering Committee della conferenza internazionale **ESSDERC**
- Dal 2008 Componente del Technical Program Committee della conferenza **SSDM**
- Componente del Technical Program Committee della conferenza **ISCS2011 e ISCS2012**
- Componente del Technical Program Committee dell' **EOS/ESD Symposium** nel 2006, 2008 e 09

- Revisore di progetti di ricerca per finanziamenti Nazionali del Belgio
- Revisore di progetti di ricerca per finanziamenti Nazionali dell'Irlanda.
- Revisore di progetti di ricerca per finanziamenti Nazionali della Francia (ANR)

- **Revisore di numerose riviste internazionali:** IEEE Trans. on Electron Devices, IEEE Electron Device Letters, IEEE Trans. on Device and Materials Reliability, IEE Electronics Letters, Semic. Science and Technology, Solid State Electronics, Microelectronics Reliability, Applied Physics Letters, Journal of Applied Physics.

B – Principali Tappe Formative

- 1967** Nato a PADOVA il 3 Marzo 1967.
- 1992** Laureato in INGEGNERIA ELETTRONICA il 13 Luglio 1992 a pieni voti (110/110), presso l'Università degli studi di Padova, con una tesi dal titolo "Fenomeni di degradazione da elettroni caldi in dispositivi HEMT ad eterostruttura AlGaAs/GaAs".
- 1993** Ha vinto un premio SIP per le migliori sei tesi di laurea discusse presso l'Università di Padova nell'AA 1991-92.
- 1993** Ha vinto il concorso di ammissione e intrapreso gli studi per il Dottorato di Ricerca in Ingegneria Elettronica e delle Telecomunicazioni (IX Ciclo) presso l'Università di Padova.
- 1995** Ha ottenuto una Borsa di studio nell'ambito del programma della Comunità Europea "Human Capital and Mobility", per trascorrere un periodo di ricerca di 6 mesi presso l'Università di Twente (Enschede Olanda), per studi sulla caratterizzazione di dispositivi di protezione contro le scariche elettrostatiche.
- 1997** Ha ottenuto il titolo di dottore di Ricerca in Ingegneria Elettronica e delle Telecomunicazioni, discutendo una tesi dal titolo "Studio dell'affidabilità e caratterizzazione di dispositivi elettronici avanzati"
- 1998** Ha vinto una borsa di studio di "Post-Dottorato di Ricerca" presso l'Università di Padova (inizio Aprile 1998).
- 1998** Ha vinto un concorso per titoli ed esami per un posto da Ricercatore Universitario presso l'Università di Padova, Settore Scientifico Disciplinare K01X (Preso servizio presso il Dipartimento di Elettronica ed Informatica dell'Università di Padova l'11 Novembre 1998).
- 2002** Dichiarato IDONEO in seguito a valutazione comparativa a un posto di professore di ruolo di II fascia, presso la V Facoltà di Ingegneria Milano Leonardo - SSD K01X - Elettronica con D.R. n. 183 del 25/01/2002.
- 2002** E' stato chiamato dall'Università' di Padova come Professore Associato nel SSD ING/INF-01 dopo essere stato valutato idoneo da commissione di valutazione comparativa (Preso servizio presso il Dipartimento di Elettronica ed Informatica dell'Università di Padova l'20 Dicembre 2002).
- 2010** Dichiarato vincitore in seguito a valutazione comparativa a un posto di Professore di Prima Fascia presso l'Università' di Padova.
- 2011** E' stato chiamato dall'Università' di Padova come Professore Straordinario nel SSD ING/INF-01 dopo essere stato valutato idoneo da commissione di valutazione comparativa (Preso servizio presso il Dipartimento di Elettronica ed Informatica dell'Università di Padova 1 Marzo 2011).

C - Premi e Borse Di Studio

PREMI:

- 1992 Ha vinto un premio SIP per le migliori sei tesi di laurea discusse presso l'Università di Padova nell'AA 1991-92.
- 2011 Vincitore di StartCup Veneto 2011 con la proposta “Eta Semiconductor” (10KEuro per finanziare l'avvio di una piccola azienda).
- 2011 Vincitore di del Premio Nazionale Innovazione “Working Capital - PNI” nel settore Green con “Eta Semiconductor”(100KEuro per finanziare l'avvio di una piccola azienda)
- 2012 Vincitore del premio dei premi ...

BORSE DI STUDIO

- Ha vinto una borsa di studio di 6 mesi nell'ambito del programma della Comunità Europea “Human Capital and Mobility” presso l'Università di Twente, Enschede, Olanda. Durante tale periodo sono stati caratterizzati i dispositivi di protezione contro le scariche elettrostatiche.
- Ha vinto una borsa di studio di “Post-Dottorato di Ricerca” presso l'Università di Padova (inizio Aprile 1998) Area disciplinare 11 – Ingegneria dell'Informazione.

BEST PAPER AWARDS

- Ha ricevuto il premio per il migliore lavoro scientifico presentato da studente (**Best Student Paper Award**) alla conferenza internazionale ESREF'96 (Enschede Olanda, 8-11 Ottobre 1996) con il Lavoro dal Titolo: "Turn-On Speed Of Grounded Gate nMOS ESD protection Transistors" con i seguenti autori: G. Meneghesso, J.R.M. Luchies, F. Kuper, A.J. Mouthaan.
- Ha ricevuto il premio per il migliore lavoro scientifico presentato (**Best Paper Award**) alla conferenza internazionale ESREF'99 (Bordeaux, France, 5-8 Ottobre 1999) con il lavoro dal titolo: “HBM and TLP ESD robustness in smart-power protection structures”, con i seguenti autori: S. Santirosi, G. Meneghesso, E. Novarini, C. Contiero, E. Zanoni.
- Coautore del “**Miglior lavoro**” presentato alla riunione annuale del Gruppo elettronica – ISCHIA 2006 con il lavoro dal titolo: “Reliability issues of RF-MEMS switches”, con i seguenti autori: Augusto Tazzoli, Vanni Peretti, Enrico Zanoni, Gaudenzio Meneghesso, Roberto Gaddi, Antonio Gnudi.
- Coautore del “**Best Student Paper Award**” presentato alla conferenza Electrical Overstress/Electrostatic Discharge Symposium Proc., EOS/ESD 2006, Tucson, Arizona, September 10-15, 2006, col il lavoro dal titolo “TLP Issues on Ohmic and Capacitive RF-MEMS Switches”, con i seguenti autori: A. Tazzoli, V. Peretti, E. Zanoni, G. Meneghesso,
- Ha ricevuto il premio per il migliore lavoro scientifico presentato da studente (**Best Paper Award**) alla conferenza internazionale ESREF'2007 (Arcachon, France, Ottobre 7-12, 2007) con il Lavoro dal Titolo: “Holding voltage investigation of advanced SCR-based protection structures for CMOS technology”, con i seguenti autori: A. Tazzoli, F.A. Marino, M. Cordoni, A. Benvenuti, P. Colombo, E. Zanoni and G. Meneghesso.
- Ha ricevuto il premio per il migliore lavoro scientifico presentato da studente (**Best Paper Award**) alla conferenza internazionale ESREF'2009 (Arcachon, France, Ottobre 6-9, 2009) con il Lavoro dal Titolo: “Reliability analysis of InGaN Blu-Ray Laser Diode”, con i seguenti autori: N. Trivellin, M. Meneghini, G. Meneghesso, E. Zanoni, K. Orita, M. Yuri, T. Tanaka and D. Ueda.

- Ha ricevuto il premio per il migliore lavoro scientifico presentato da studente (**Best Paper Award**) alla conferenza internazionale ESREF'2012 con un paper dal titolo: Single- and double-heterostructure GaN-HEMTs devices for power switching applications e con i seguenti coautori: A. Zanandrea, E. Bahat-Treidel, F. Rampazzo, A. Stocco, M. Meneghini, E. Zanoni, O. Hilt, P. Ivo, J. Wuerfl, G. Meneghesso.
- Ha ricevuto il premio per il migliore lavoro scientifico presentato da studente (**Best Paper Award**) alla conferenza internazionale IWN2012 International Workshop on Nitride Semiconductors, Sapporo, Japan, October 14-19, 2012, con un paper dal titolo: Evidence for breakdown luminescence in AlGaIn/GaN HEMTs, con i seguenti coautori: M. Meneghini, A. Zanandrea, F. Rampazzo, A. Stocco, M. Bertin, D. Pogany, E. Zanoni, G. Meneghesso

D - Curriculum didattico

D1- Sintesi del C-V Didattico

Gaudenzio Meneghesso prende servizio come ricercatore (SSD K01X ora ING/INF01) presso il Dipartimento di Ingegneria Elettronica (ora Ingegneria dell'Informazione) nel Novembre del 1998.

Dal Dicembre del 2002 prende servizio come professore associato (SSD ING/INF 01) sempre presso il Dipartimento di Ingegneria dell'Informazione dell'Università di Padova.

Dal 1998 ad oggi ha svolto la seguente attività didattica:

- ◆ 24 Corsi tenuti per Titolarità o Supplenza nell'ambito del SSD ING/INF 01 (Microelettronica, Fondamenti di Elettronica, Elettronica I). Si tratta di corsi per il CL in Ingegneria Elettronica e Ingegneria Informatica di base (Fondamenti di Elettronica ed Elettronica I) e specialistici (Microelettronica)
- ◆ Ha tenuto per due anni un laboratorio di progettazione elettronica al Corso di Diploma Universitario di Vicenza
- ◆ Ha effettuato le esercitazioni in 9 corsi: 3 corsi di Elettronica I (Vecchio Ordinamento) e 6 corsi di Microelettronica;
- ◆ Ha tenuto 6 Corsi specialistici per la Scuola di Dottorato dell'Università di Padova (20 ore).
- ◆ Ha tenuto 5 Corsi specialistici all' "International Master in Nanotechnologies" organizzato dal Coordinamento Interuniversitario Veneto per le Nanotecnologie,
- ◆ Ha tenuto un corso per la Scuola Interateneo di Specializzazione per la Formazione degli Insegnanti della Scuola Secondaria del Veneto (SSIS).
- ◆ Nel 2003 Fa parte del collegio dei Docenti del corso di dottorato di Ricerca in "Elettronica e Telecomunicazioni" dell'Università di Padova.
- ◆ Dal 2004 fa parte del collegio dei Docenti della Scuola di Dottorato dell'Università di Padova Indirizzo di "Scienza e tecnologia dell'informazione";
- ◆ E' Autore di un testo di esercizi relativi all'insegnamento di Microelettronica.
- ◆ Nel Periodo **1994-2008** ha collaborato allo svolgimento di più di 80 tesi di laurea
- ◆ Nel Periodo **2002-2008** è stato (o lo è tuttora) supervisore (o Tutor) di 10 Tesi di Dottorato di Ricerca nell'area dell'Ingegneria dell'Informazione.
- ◆ Nel Periodo **1994-2008** ha inoltre collaborato alla supervisione di 12 Tesi di Dottorato di Ricerca sempre nell'area dell'Ingegneria dell'Informazione.

Gaudenzio Meneghesso ha ottenuto sempre giudizi molto positivi dalla valutazione didattica degli studenti. Relativamente alle due domande: Il docente stimola/motiva l'interesse verso la disciplina? E Il docente espone gli argomenti in modo chiaro? Ha sempre ottenuto punteggi superiori al terzo quartile, e comunque sempre punteggi oltre 8/10. (Indagine iniziata sistematicamente dall'AA 2004/2005)

D2 - Dettaglio del C-V Didattico

AA 1997/1998

- ◆ Ha tenuto le **esercitazioni** del corso di **Elettronica I**, (corso del 3° anno obbligatorio tenuto dal Prof. G.B. Debiasi) presso l'Università di Padova, per il CL in Ing. Elettronica e delle Telecomunicazioni, in qualità di cultore della materia e ha partecipato alle commissioni di esame.
- ◆ Ha tenuto le **esercitazioni** del corso di **Microelettronica** (corso del 5° anno obbligatorio di indirizzo tenuto dal Prof. E. Zanoni) presso l'Università di Padova per il CL in Ing. Elettronica e delle Telecomunicazioni in qualità di cultore della materia, e ha partecipato alle commissioni di esame.
- ◆ Ha tenuto un **corso di laboratorio di progettazione digitale** (collegato al corso di Elettronica dei sistemi digitali tenuto dal Prof. G. Baccolini) presso l'Università di Padova per il Corso di Diploma in Ingegneria Elettronica.

AA 1998-1999

- ◆ Ha tenuto le **esercitazioni** del corso di **Elettronica I** (corso del 3° anno obbligatorio tenuto dal Prof. E. Zanoni) presso l'Università di Padova, Corso di Laurea in Ingegneria Elettronica, in qualità di ricercatore e ha partecipato alle commissioni di esame.
- ◆ Ha tenuto le **esercitazioni** del corso di **Microelettronica** (corso del 5° anno obbligatorio di indirizzo tenuto dal Prof. E. Zanoni) presso l'Università di Padova, CL in Ingegneria Elettronica, in qualità di ricercatore, e ha partecipato alle commissioni di esame.
- ◆ Ha tenuto un **corso di laboratorio di progettazione digitale** (collegato al corso di Elettronica dei sistemi digitali tenuto dal Prof. A. Paccagnella) presso l'Università di Padova a per il Corso di Diploma in Ingegneria Elettronica.

AA 1999-2000

- ◆ E' stato **Supplente**, in qualità di ricercatore, dopo avere ottenuto giudizio positivo da parte della commissione istruttoria di facoltà', del corso di Microelettronica (corso del 5° anno obbligatorio di indirizzo), per CL in Ingegneria Elettronica, presso l'Università di Padova. Numero studenti: circa 100.
- ◆ Ha tenuto le **esercitazioni** del corso di **Elettronica I** (corso del 3° anno obbligatorio, tenuto dal Prof. E. Zanoni) presso l'Università di Padova, CL in Ingegneria Elettronica, in qualità di ricercatore e ha partecipato alle commissioni di esame.

AA 2000-2001

- ◆ E' stato **Supplente**, in qualità di ricercatore, dopo avere ottenuto giudizio positivo da parte della commissione istruttoria di facoltà, del corso di **Elettronica I** (corso del 3° anno obbligatorio), per CL in Ingegneria Elettronica, presso l'Università di Padova. Numero studenti: circa 150.
- ◆ Ha tenuto le **esercitazioni** del il corso di **Microelettronica** (corso del 5° anno obbligatorio di indirizzo tenuto dal Prof. E. Zanoni) presso l'Università di Padova, Corso di Laurea in Ingegneria Elettronica, in qualità di ricercatore e ha partecipato alle commissioni di esame.

AA 2001-2002

- ◆ E' stato **Supplente**, in qualità di ricercatore, del corso di **Elettronica I** (corso del 3° anno obbligatorio), per CL in Ingegneria Elettronica, presso l'Università di Padova. Numero studenti: circa 150.
- ◆ Ha tenuto le **esercitazioni** del il corso di **Microelettronica** (corso del 5° anno obbligatorio di indirizzo tenuto dal Prof. E. Zanoni) presso l'Università di Padova, Corso di Laurea in Ingegneria Elettronica, in qualità di ricercatore e ha partecipato alle commissioni di esame.

AA 2002-2003

- ◆ Ha tenuto per **TITOLARITÀ** il corso di **Elettronica I** (corso del 3° anno obbligatorio), per CL in Ingegneria Elettronica, presso l'Università di Padova. Numero studenti: circa 300.
- ◆ E' stato **Supplente**, del corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria Informatica (Teledidattica)**, presso l'Università di Padova.
- ◆ Ha tenuto le **esercitazioni** del il corso di **Microelettronica** (corso del 5° anno obbligatorio di indirizzo tenuto dal Prof. E. Zanoni) presso l'Università di Padova, Corso di Laurea in Ingegneria Elettronica, e ha partecipato alle commissioni di esame.
- ◆ Fa parte del collegio dei Docenti del corso di dottorato di Ricerca in "Elettronica e Telecomunicazioni" dell'Università di Padova.

AA 2003-2004

- ◆ Ha tenuto per titolarità il corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria dell'Informazione (percorso di eccellenza del dipartimento di Ingegneria dell'Informazione)**, presso l'Università di Padova.
- ◆ E' stato **Supplente**, del corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria Informatica**, presso l'Università di Padova.
- ◆ Ha tenuto le **esercitazioni** del il corso di **Microelettronica** (corso del 5° anno obbligatorio di indirizzo tenuto dal Prof. E. Zanoni) presso l'Università di Padova, CL Ing. Elettronica.
- ◆ Fa parte del collegio dei Docenti del corso di dottorato di Ricerca in "Elettronica e Telecomunicazioni" dell'Università di Padova.
- ◆ E' stato nominato Docente del corso "Laboratorio di Didattica dell'Elettronica" - Indirizzo Tecnologico per l'anno II° presso la Scuola di Specializzazione per la formazione degli Insegnanti della Scuola Secondaria (SSIS) per l'A.A. 2003/2004 dalla SSIS del Veneto.
- ◆ Ha ottenuto un conferimento d'incarico per la docenza al corso "Fundamentals of electronics" dell' International Master in Nanotechnologies" del Coord. Interuniversitario Veneto per le Nanotecnologie.
- ◆ Ha tenuto un corso avanzato per il corso di dottorato di ricerca in Ingegneria elettronica e delle telecomunicazioni dell'Università di Padova dal titolo: "Scariche Elettrostatiche nei circuiti Integrati: come proteggerli" (20 ore).

AA 2004-2005

- ◆ Ha tenuto per titolarità il corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria Elettronica**, presso l'Università di Padova (secondo periodo)
- ◆ E' stato **Supplente**, del corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria Informatica**, presso l'Università di Padova (secondo periodo)
- ◆ E' stato nominato **Supplente**, del corso di **Microelettronica** (corso che sta attualmente tenendo) del 1° anno della laurea specialistica obbligatorio per l'indirizzo microelettronica), per **CL Specialistica in Ingegneria Elettronica**, presso l'Università di Padova.
- ◆ Fa parte del collegio dei Docenti della Scuola di Dottorato dell'Università di Padova.
- ◆ Ha tenuto un corso avanzato dal titolo "Electrostatic discharge in integrated circuits" per la Scuola di Dottorato dell'Università di Padova (20 ore).
- ◆ Ha ottenuto un conferimento d'incarico per la docenza al corso "Technologies and Electronic devices" dell' International Master in Nanotechnologies" dalla Coordinamento Interuniversitario Veneto per le Nanotecnologie, Giugno 2005 (16 ore).

AA 2005-2006

- ◆ Titolare del corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria Elettronica**, presso l'Università di Padova mutuato anche dal CL di Bioingegneria (secondo periodo)
- ◆ **Supplente**, del corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria Informatica**, presso l'Università di Padova (secondo periodo)

- ◆ **Titolare** del corso di **Microelettronica** del 1° anno della laurea specialistica obbligatorio per l'indirizzo microelettronica), per **CL Specialistica in Ingegneria Elettronica**, presso l'Università di Padova (terzo periodo).
- ◆ Fa parte del collegio dei Docenti della Scuola di Dottorato dell'Università di Padova.
- ◆ Ha ottenuto un conferimento d'incarico per la docenza al corso "Technologies and Electronic devices" dell' International **Master in Nanotechnologies**" dalla Coordinamento Interuniversitario Veneto per le Nanotecnologie, Giugno 2006 (16 ore).

AA 2006-2007

- ◆ **Titolare** del corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria Elettronica**, presso l'Università di Padova.
- ◆ **Supplente**, del corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria Informatica**, presso l'Università di Padova
- ◆ **Titolare** del corso di **Microelettronica** del 1° anno della laurea specialistica obbligatorio per l'indirizzo microelettronica), per **CL Specialistica in Ingegneria Elettronica**, presso l'Università di Padova (terzo periodo).
- ◆ Fa parte del collegio dei Docenti della Scuola di Dottorato dell'Università di Padova.
- ◆ Ha tenuto (Ottobre-Novembre 2006) un corso avanzato dal titolo "Electrostatic discharge in integrated circuits" per la Scuola di Dottorato dell'Università di Padova (20 ore).
- ◆ Ha ottenuto un conferimento d'incarico per la docenza al corso "Technologies and Electronic devices" dell' International Master in Nanotechnologies" dalla Coordinamento Interuniversitario Veneto per le Nanotecnologie, Giugno 2007 (16 ore).

AA 2007-2008

- ◆ **Titolare** del corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria Elettronica**, presso l'Università di Padova.
- ◆ **Supplente**, del corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria Informatica**, presso l'Università di Padova
- ◆ **Titolare** del corso di **Microelettronica** del 1° anno della laurea specialistica obbligatorio per l'indirizzo microelettronica), per **CL Specialistica in Ingegneria Elettronica**, presso l'Università di Padova (terzo periodo).
- ◆ Fa parte del collegio dei Docenti della Scuola di Dottorato dell'Università di Padova.
- ◆ Ha tenuto un corso avanzato dal titolo "Physical models for the numerical simulation of semiconductor devices" per la Scuola di Dottorato dell'Università di Padova (20 ore).
- ◆ Ha ottenuto un conferimento d'incarico per la docenza al corso "Technologies and Electronic devices" dell' International Master in Nanotechnologies" dalla Coordinamento Interuniversitario Veneto per le Nanotecnologie, Giugno 2008 (16 ore).

AA 2008-2009

- ◆ **Titolare** del corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria Elettronica**, presso l'Università di Padova.
- ◆ **Supplente**, del corso di **Fondamenti di Elettronica** (corso del 2° anno obbligatorio), per **CL Triennale in Ingegneria Informatica**, presso l'Università di Padova
- ◆ **Titolare** del corso di **Microelettronica 1** del 1° anno della laurea Magistrale, per **CL in Ingegneria Elettronica**, presso l'Università di Padova (primo semestre).
- ◆ Fa parte del collegio dei Docenti della Scuola di Dottorato dell'Università di Padova.
- ◆ Ha tenuto (Ottobre-Novembre 2008) un corso avanzato dal titolo "Electrostatic discharge in integrated circuits" per la Scuola di Dottorato dell'Università di Padova (20 ore).
- ◆ Ha ottenuto un conferimento d'incarico per la docenza al corso "Technologies and Electronic devices" dell' International Master in Nanotechnologies" dalla Coordinamento Interuniversitario Veneto per le Nanotecnologie, Aprile 2009 (16 ore).

AA 2009-2010

- ◆ **Titolare** del corso di **Microelettronica 1** del 1° anno della laurea Magistrale, per **CL in Ingegneria Elettronica**, presso l'Università di Padova (primo semestre).

- ◆ Fa parte del collegio dei Docenti della Scuola di Dottorato dell'Università di Padova.
- ◆ Ha ottenuto un conferimento d'incarico per la docenza "Teoria degli alimentatori" e "Laboratorio applicativo" "Technologies and Electronic devices" per il CIVEN (Coordinamento Interuniversitario Veneto per le Nanotecnologie), Aprile 2010 (56 ore).

AA 2010-2011

- ◆ **Titolare** del corso di **Microelettronica 1** del 1° anno della laurea Magistrale, per **CL in Ingegneria Elettronica**, presso l'Università di Padova (primo semestre).
- ◆ Fa parte del collegio dei Docenti della Scuola di Dottorato dell'Università di Padova.
- ◆ Ha tenuto (Ottobre-Novembre 2010) un corso avanzato dal titolo "Electrostatic discharge in integrated circuits" per la Scuola di Dottorato dell'Università di Padova (20 ore).

AA 2011-2012

- ◆ **Titolare** del corso di **Microelettronica 1** del 1° anno della laurea Magistrale, per **CL in Ingegneria Elettronica**, presso l'Università di Padova (primo semestre).
- ◆ Titolare del corso di **Elettronica** (corso del 3° anno obbligatorio), per **CL Triennale in Ingegneria dell'Informazione**, presso l'Università di Padova.
- ◆ Fa parte del collegio dei Docenti della Scuola di Dottorato dell'Università di Padova.

AA 2012-2013

- ◆ Titolare del corso di **Elettronica** (corso del 3° anno obbligatorio), per **CL Triennale in Ingegneria dell'Informazione**, presso l'Università di Padova.
- ◆ **Titolare** del corso di **Microelettronica 1** del 1° anno della laurea Magistrale, per **CL in Ingegneria Elettronica**, presso l'Università di Padova (primo semestre).
- ◆ Fa parte del collegio dei Docenti della Scuola di Dottorato dell'Università di Padova.
- ◆ Ha tenuto (Ottobre-Novembre 2012) un corso avanzato dal titolo "Electrostatic discharge in integrated circuits" per la Scuola di Dottorato dell'Università di Padova (20 ore).

DISPENSE PER GLI STUDENTI

E' Autore di un testo di esercizi relativi all'insegnamento di Microelettronica: G. Meneghesso, Esercitazioni di Microelettronica, Libreria Progetto, 2000 e ristampe successive (2001 e 2002, 2007)

TESI D LAUREA

Nel Periodo **1994-2012** e' stato Relatore di più di 80 Tesi di Laurea relative all'insegnamento di Microelettronica e ha collaborato allo svolgimento di numerose tesi di laurea in qualità di correlatore. Tali tesi hanno riguardato principalmente la caratterizzazione di dispositivi elettronici per microonde, dispositivi opto-elettronici e di dispositivi di protezione contro le scariche elettrostatiche.

E - SUPERVISIONE DI TESI DI DOTTORATO DI RICERCA

Dal 2003 ad oggi Responsabile scientifico (Tutor) di 15 tesi di Dottorato di Ricerca relativamente alle tematiche di Ingegneria dell'Informazione:

Dottorati già completati:

LEVADA Simone (Gen.03 - Feb. 06 XVIII-ciclo)

Titolo: "Characterization and reliability study of visible and ultraviolet LED"

TAZZOLI Augusto (Gen.04 - Feb. 07 XIX-ciclo)

Titolo: "Electrostatic Discharge Effects on Microelectronics and Micro-Electro-Mechanic Devices"

MONTEMEZZO Nicola (Gen.04 - Feb. 07 - Nicola XIX-ciclo)

Titolo: "EMC at Chip Level: Immunity Improvements On A Bandgap Voltage Reference"

DANESIN, Francesca (Gen.06 - Feb. 09 XXI-ciclo)

Argomento: "Development of Gallium Nitride HEMT: Electrical Characterization, modelling and reliability assessment"

PERETTI, Vanni (Gen.06 - Feb. 09 XXI-ciclo)

Argomento: "Development of Reliable RF-MEMS Switches for Antennas and Space Application"

ZANON, Franco (Gen.06 - Feb. 09 XXI-ciclo)

Argomento: "Hybrid substrates employment for the development of Gallium Nitride HEMT: study of reliability and failure modes"

GRIFFONI, Alessio (Gen.07 - Feb. 10 XXII-ciclo)

Argomento: " Ionizing radiation effects and ESD in advanced CMOS devices"

MARINO, Fabio Alessio (Gen.07 - Feb. 10 XXII-ciclo)

Argomento: "Advanced simulation methods for new devices development and characterization"

AUTIZI Enrico (Gen.08 - Feb. 11 XXIII-ciclo)

Argomento: " Electrical Characterization, modelling and reliability assessment of RF-MEMS Switches for Antennas and Space Application"

TRIVELLIN, Nicola (Gen.08 - Feb. 11 XXIII-ciclo)

Argomento: "Characterization and reliability of new generation GaN optoelectronic devices"

STOCCO, Antonio (Gen 2009 - Dic 2011 XXIV-ciclo)

Argomento: "Reliability and failure mechanisms of GaN HEMT devices suitable for high-frequency and high-power applications"

RONCHI, Nicolò (Gen 2009 - Dic 2011 XXIV-ciclo)

Argomento: "An investigation of defects and reliability issues on Gallium Nitride Devices"

Dottorati in corso:

ZANANDREA Alberto (Genn. 2011 - Dic 2013)

Argomento: "GaN Based HEMTs for power applications"

DE SANTI Carlo (Genn. 2011 - Dic 2013)

Argomento: "GaN Based HEMTs for power applications"

Barbato Marco (Genn. 2012 - Dic 2014)

Argomento: "DEvelopment of MEMS and Photovoltaics devices"

Bisi Davide (Genn. 2012 - Dic 2014)

Argomento: "GaN Based HEMTs for high power and high frequency applications"

Dal 1994 ad oggi ha collaborato e (collabora) alla supervisione di 12 tesi di Dottorato di Ricerca relativamente alle tematiche di Ingegneria dell'Informazione:

DAL LAGO Matteo

VACCARI Simone....

ROSSETTO Isabella

PINATO, Alessandro (Gen.08 - Feb. 11 XXIII-ciclo)

TREVISANELLO, Lorenzo (Gen.06 - Feb. 09 XXI-ciclo)

MENEGHINI, Matteo (Gen.05 - Feb. 08 XX-ciclo)

TAMIAZZO, Gianluca (Gen.05 - Feb. 08 XX-ciclo)

SOZZA Alberto (Gen.03 - Feb. 06 XVIII-ciclo)

RAMPAZZO Fabiana (Nov.01 - Feb. 05 XVII-ciclo)

PIEROBON Roberto (Nov.00 - Feb. 04 XVI-ciclo)

CHINI Alessandro (Nov.99 - Feb. 03 XV-ciclo)

BUTTARI Dario (Nov.98 - Feb. 02 XIV-ciclo)

BONACINA Andrea (Nov.98 - Feb. 02 XIV-ciclo)

MARETTO Massimo (Nov.97 - Feb. 01 XIII-ciclo)

BOVOLON Nicola (Nov.94 - Feb. 98 X-ciclo)

F – Partecipazione a Commissioni di Valutazione e incarichi istituzionali

Commissioni di Valutazione

- 2011 **Commissione** per il conferimento del titolo di **Dottore di Ricerca in Information and Telecommunications Technologies**, con sede amm. presso l'Università degli Studi di Trento
- 2010 **Commissione** per il conferimento del titolo di **Dottore di Ricerca in Ingegneria delle Telecomunicazioni e Microelettronica**, con sede amministrativa presso della Facoltà di Ingegneria dell'Università degli Studi di Roma "Tor Vergata"
- 2010 **Commissione** per il conferimento del titolo di **Dottore di Ricerca in Dispositivi Elettronici**, con sede amministrativa presso Politecnico Torino
- 2009 **Commissione** per il conferimento del titolo di **Dottore di A Steven THJIS**
- 2009 **Commissione** per il conferimento del titolo di **Dottore di Ricerca in Ingegneria Elettronica e delle Telecomunicazioni**, con sede amministrativa presso l'Università degli Studi di Bologna
- 2008 Fa parte della **Commissione Giudicatrice** della valutazione comparativa ad un posto di **ricercatore universitario** di ruolo, settore scientifico disciplinare ING/INF 01 all'Università di Bologna, Facoltà di Ingegneria II nella II sessione 2007.
- 2008 **Commissione** per il conferimento del titolo di **Dottore di Ricerca in Ingegneria Elettronica e delle Telecomunicazioni**, con sede amm. presso l'Università degli Studi di Napoli Federico II
- 2007 Fa parte della **Commissione Giudicatrice** della valutazione comparativa ad un posto di **ricercatore universitario** di ruolo, SSD ING/INF 01 al Politecnico di Torino.
- 2007: E' stato chiamato, come esperto Europeo nelle tematiche di ESD, a partecipare alla giuria per "l'Abilitazione a dirigere attività di ricerca" (necessaria in Francia per accedere alla qualifica di Professore) di Nicolas Nolhier , Assistant Professor al CNRS-LAAS di Tolosa.
- 2006 **Commissione** per il conferimento del titolo di **Dottore di Ricerca in Fisica** (sottosectore Fisica della Materia) dell'Università di Bologna.
- 2004 **Commissione** per il conferimento del titolo di **Dottore di Ricerca in Ingegneria Elettronica ed Informatica** dell'Università di Cagliari.

Incarichi istituzionali presso il DEI

Presidente commissione TFA Classe A35 Elettronica

Commissione Ricerca (2007 ad oggi)

Il compito della commissione Ricerca e' quello di coordinare le iniziative del DEI in termini di Assegni di ricerca, Progetti di ricerca e iniziative di finanziamento varie (come la gestione dei progetti strategici bandita nel 2007)

Commissione Workshop (dal 2003 ad oggi)

La commissione Workshop coordina ed organizza eventi di divulgazione dell'attività di ricerca del DEI. Tra gli eventi organizzati: OPENHOUSE 2003, DEI RETREAT 2004, DEI RETREAT 2005, DEI RETREAT 2006.

Commissione VENTENNALE (dal 2007/2008)

La commissione del Ventennale ha avuto come compito l'organizzazione di una serie di eventi per festeggiare il ventennale del DEI. La Festa del VENTENNALE del DEI nel 2008 ha concluso i lavori della commissione.

Commissione Laboratori (2002 and oggi)

Il compito della commissione e' quello di ottimizzare, coordinare e armonizzare il notevole parco di strumentazione presente nel dipartimento e delocalizzato in numerosi laboratori.

Commissione Spazi (2005 ad oggi)

Il compito della commissione Spazi e' quello di ottimizzare e armonizzare gli spazi dipartimentali tra Uffici, Laboratori e Sale conferenza.

Esami di Stato (dal 1998 ad oggi)

Ha partecipato a numerose commissioni per l'Esame di Stato come membro aggregato

F - COORD. SCIENTIFICO DI CONFERENZE INTERNAZIONALI E ATTIVITA' DI REVISORE:

- **IEEE Membership:** E' IEEE Fellow classe 2013
- **IEEE Electron Device letters (2007 -2013):** Dal Gennaio 2007 a Febbraio 2013 e' **stato Associate Editor** per la rivista **IEEE Electron Device letters** relativamente all'area Compound Semiconductor Devices.
- **IEEE ESD ADCOM dal 2010, membro del comitato "Compound Semic. Devices"**
- **IEEE ESD ADCOM dal 2012, membro del comitato "VLSI"**

ORGANIZZAZIONE DI CONFERENZE

- *E' stato il **Technical Program Chairman** del "Workshop on Compound Semiconductor Devices and Integrated Circuits, WOCSDICE 2001 - Cagliari, Maggio 27-30, 2001.*
- *E' stato il **General Chairman** dell'11th European Heterostructure Technology Workshop HETECH, 2001, Padova, 28-30 Ottobre 2001.*
- *E' stato il **General Chairman** del "Workshop on Compound Semiconductor Devices and Integrated Circuits, WOCSDICE 2007- Venezia, Maggio 19-20, 2007.*
- *E' stato il **General Chairman** dell'17th European Heterostructure Technology Workshop HETECH, 2008, Venezia, 2-5 Novembre 2008.*
- *E' stato **Technical Program Chairman** di IEW2010, International ESD Workshop 2010, Evangelische Akademie, Tutzing, Germany, May 10-13, 2010*
- *E' stato **Technical Program Chairman** del 21st European Symposium on Reliability of Electron Devices ESREF 2010, Gaeta (Italy), 11th to 15th October 2010.*
- *E' stato **Technical Program Chairman** del 9th Topical Workshop on Heterostructure Microelectronics, TWHM2011, Gifu, Japan, August 28 - 31, 2011*
- *E' il **General Chair** della Conferenza 23rd European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, ESREF 2012, October 1 - 5, 2012 Cagliari, Italy*
- *Sarà il **General Chair** della conferenza Workshop on Compound Semiconductor Materials and Devices, WOCSEMMAD2013, February, 2013,*
- *Sarà **General co Chairman** del 10th Topical Workshop on Heterostructure Microelectronics, TWHM2011, Sapporo, Hokkaido, September 1-4 , 2013*
- *Sarà il **General Chair** delle conferenze The 44nd Solid-State Device Research Conference ESSDERC'2014 and the 40th Solid-State Circuits Conference ESSCIRC'2014, Venice Lido, September 22-26, 2014*

Workshop on Compound Semiconductor Devices and Integrated Circuits, WOCSDICE

Dal 2006 ad oggi fa parte dello **Steering Committee** di WOCSDICE, un workshop a carattere Europeo (ma con partecipanti anche dal Giappone e dagli Stati Uniti)

Heterostructure Technology Workshop (HETECH)

Dal 2000 ad oggi fa parte dello **Steering Committee** di HETECH, un workshop a carattere Europeo sulle eterostrutture che favorisce la partecipazione agli studenti di Dottorato.

European Solid-State Device Research Conference, ESSDERC conferenza di carattere Europeo per i dispositivi elettronici.

Dal 2008 ad oggi fa Parte dello **Steering Committee**

Nel 2009 è anche Chair del Sottocomitato "Telecommunication & Power Devices "

Nel 2010 è anche Chair del Sottocomitato "Telecommunication & Power Devices "

Nel 2011 è anche Chair del Sottocomitato "Power, High Frequency, and optoelectronics semiconductor devices"

Nel 2012 è anche Chair del Sottocomitato "Power, High Frequency, and optoelectronics semiconductor devices"

PARTECIPAZIONE AI COMITATI DI CONFERENZE DI CARATTERE INTERNAZIONALE

IEEE International Electron Device Meeting (2003-2007)

Ha contribuito diversi anni alla conferenza **IEEE International Electron Device Meeting (IEDM)** che rappresenta la più prestigiosa conferenza mondiale sui dispositivi elettronici:

- **Membro** del comitato "Quantum Electronics and Compound Semic. devices" nel 2003;
- **Chair** del Comitato Quantum Power and Compound Semic. devices nel 2004 e nel 2005
- **European Arrangement Chair** (nell' executive committee) nel 2006 e 2007

IEEE International Reliability Physics Symposium (2005 – oggi)

Sta contribuendo da diversi anni alla **IEEE International Reliability Physics Symposium (IRPS)** che rappresenta la conferenza di riferimento mondiale per l'affidabilità dei dispositivi elettronici:

- **Membro** del comitato "Wide Bandgap and Compound Semiconductors" nel 2005 e 2006
- **Vice-Chair**, del comitato "Wide Bandgap and Compound Semiconductors" nel 2007
- **Chair** del comitato "Wide Bandgap and Compound Semiconductors" nel 2008, '09 e '10
- **Chair** del comitato "Thin Film Transistors" nel 2010
- Management Committee nel 2010 (Secretary).
- Management Committee nel 2011 (Tutorial Chair).
- Management Committee nel 2012 (TPC Vice Chair & Presentation Chair).
- Management Committee nel 2012 (Workshop Chair).

Electrical Overstress/Electrostatic Discharge Symposium, EOS/ESD

Fa parte del Technical Program Committee dell' **EOS/ESD Symposium** che rappresenta la conferenza di riferimento mondiale per le problematiche di scariche elettrostatiche nei dispositivi elettronici.

- E' Membro del Sub-Committee "On Chip Physics: Modeling, Simulations and other reliability issues" nel 2006
- E' Membro del Sub-Committee "On-Chip ESD Protection: Bipolar, Smart-Power, High Voltage, RF" nel 2008.
- E' Membro del Sub-Committee "On chip physics, numerical simulation, modeling and reliability issues" nel 2009.

International Conference on Solid State Devices and Materials (SSDM 2008), è la conferenza asiatica di maggior rilievo sui dispositivi elettronici.

2008 nel sottocomitato "Compound Semiconductor Circuits, Electron Devices and Device Physics"

2009 nel sottocomitato "Compound Semiconductor Circuits, Electron Devices and Device Physics"

2010 nel sottocomitato "Compound Semiconductor Electron Devices and Related Technologies"

2011 nel sottocomitato "Compound Semiconductor Electron Devices and Related Technologies"

2012 nel sottocomitato "Compound Semiconductor Electron Devices and Related Technologies"

International Electrostatic Discharge Workshop (IEW)

IEW, che e' nato per creare un ponte di collegamento tra le attività ESD negli Stati Uniti e in Europa.

Nel 2008 Fa parte del Management Committee e del Technical Program Committee

Nel 2010 è Chair del Technical Program Committee

European Symposium Reliability on Electron Devices, Failure Physics and Analysis (ESREF)

Ha contribuito per diversi anni alla conferenza ESREF che rappresenta la conferenza di riferimento Europeo per l'affidabilità dei dispositivi elettronici:

- **Chair** del comitato **Electrostatic Discharge (ESD)** nel 2002
- **Membro** del comitato "Failure Mechanisms in New Materials and Transistors" nel 2006
- **Chair** del comitato "Failure mechanisms in microwave, high band gap and photonic devices" nel 2007
- **Chair** del comitato "Photonics, Compound Semic. and Nanomaterials reliability" nel 2008
- **Chair** del comitato "Failure mechanisms in microwave, high band gap and photonic devices" nel 2009

- **Technical Program Chair** nel 2010
- **Chair** del comitato "Failure mechanisms in microwave, high band gap and photonic devices" nel 2011
- **General Chair** nel 2012
- **Chair** del comitato "Failure mechanisms in microwave, high band gap and photonic devices" nel 2013

European Microwave Week (EuMW) – The European Microwave Integrated Circuits Conference (EUMIC)

E' stato nel panel dei revisori per la Conferenza EuMIC (nella EuMW) negli anni 2005 e 2006.

International Symposium on Compound Semiconductors – ISCS

2011: Fa parte del TPC nel sottocomitato: "F. High Frequency and High Power Electronics"

2012: Fa parte del Comitato Organizzatore

3rd EOS/ESD/EMI WORKSHOP: "Immunity of electronic applications to electrical (EOS/ESD) and electromagnetic (EMI) stresses: From system level to chip level", E' stato nel Technical Programme Committee del 3rd EOS/ESD/EMI WORKSHOP che si e' tenuto a Tolosa il 18 e 19 Maggio, 2006.

ATTIVITA' di REVISIONE:

- Nel 2008 ha fatto parte della panel dei valutatori del "**Wittgenstein Award**", della **FWF - Fonds zur Förderung der wissenschaftlichen Forschung - The Austrian Science Fund**.
- **Revisore di progetti di ricerca dell'Istituto per la promozione della ricerca industriale scientifica e tecnologica Belga** (Flander Institute for the promotion of Scientific and Technological Research in Industry IWT).
 - Nel 2000: DRESCODE: Development of an RF-ESD co-design methodology for advanced CMOS RF circuits
 - Nel 2001: ASDESE: Application Specific Design for ESD and Substrate Effects
 - Nel 2001: HOTCAR: High Operating Temperature Systems on Chip, Assembly and reliability
 - Nel 2003: ERIAS: ESD Research and Innovation for Advanced SOI
 - Nel 2006: FIETS: Future I2T/I3T ESD optimized technology and protection structures
- **Revisore di progetti di ricerca della Scientific Science Foundation dell'Irlanda** nell'anno 2007/2008/2009 (equivalente ai progetti PRIN in Italia).
- **Revisore di progetti Nazionali Francesi "Agence Nationale de la Recherche (ANR) "** Francia, dal 2008.

ATTIVITA' di REVISIONE di RIVISTE INTERNAZIONALI:

- **E' revisore delle seguenti riviste a carattere internazionale:**
 - IEEE Trans. on Electron Devices,
 - IEEE Electron Device Letters,
 - IEEE Trans. on Device and Materials Reliability,
 - IEE Electronics Letters,
 - Semic. Science and Technology,
 - Solid State Electronics,
 - Microelectronics Reliability,
 - Applied Physics Letters,
 - Journal of Applied Physics.
- **E' stato nella " GOLDEN LIST", dei revisori per le seguenti riviste della IEEE nei seguenti anni:**
 - IEEE Transactions on Electron Devices dal 2002 al 2006 e dal 2009 al 2011.
 - IEEE Electron Device Letters dal 2004 al 2010
 - IEEE Trans. on Device and Materials Reliability, dal 2004 al 2006

H - Invited Papers

Gaudenzio Meneghesso e' stato personalmente invitato a 33 Conferenze di rilevanza Internazionale ed e' inoltre coautore altri 23 interventi and Invito a conferenze internazionali.

PERSONALMENTE INVITATO A:

- 1) **G. Meneghesso**, J.R.M. Luchies, F.G. Kuper, and A.J. Mouthaan, "Measurements of the turn-on time in grounded-gate nMOS transistors under fast rise time stress pulses"
INVITED Paper, Proc. of 7th Annual RCJ Reliability Symposium, pp. 27-32 Kamata, Tokyo, 5-7 November 97.
- 2) E. Zanoni, **G. Meneghesso** and R. Menozzi
Electroluminescence and other Diagnostic Techniques for the Study of Hot Electron Effects in Compound Semiconductor Devices
(INVITED PAPER) Proc. of DRIP-VIII, The 8th International Conference on Defects-Recognition, Imaging and Physics in Semiconductors, p.XII-5, Narita, Japan, September 15-18, 1999.
- 3) **G. Meneghesso**, E. Zanoni, "Breakdown mechanisms and hot carrier induced degradation in GaAs and InP-based HEMTs"
(INVITED PAPER) Proc. of HETECH99, 9th European Heterostructure Technology Workshop, Lille, France, September 27-28, 1999.
- 4) **G. Meneghesso**, S. Santirosi, E. Novarini, C. Contiero, E. Zanoni, "ESD robustness of smart-power protection structures evaluated by means of HBM and TLP tests"
INVITED PAPER at IEEE-IRPS 2000, International Reliability Physics Symposium, pp. 270-275, San Jose', California, April 10-13, 2000
- 5) **G. Meneghesso**, M. Ciappa, P. Malberti, C. Contiero, E. Zanoni "Overstress and Electrostatic Discharge in CMOS and BCD Integrated Circuits"
INVITED PAPER at ESREF 2000, 11th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, Dresden, Germany, 2-6 October 2000.
- 6) **G. Meneghesso** and E. Zanoni, "Traps related effects in SiC and GaN Based devices",
INVITED PAPER AT EuMW 2001, 31th European Microwave Week, Short Course on: "Wide Bandgap semiconductors" organized by Prof. G. Ghione, London, England September 24-28, 2001.
- 7) **G. Meneghesso** and E. Zanoni, "Reliability of GaN-Based Devices",
INVITED PAPER AT EuMW 2002, 32th European Microwave Week, Short Course on: "Wide Bandgap semiconductors" organized by Dr. S. Delage, Milano – Italy , September 23-27, 2002.
- 8) **G. Meneghesso** G. Verzellesi, R. Pierobon, F. Rampazzo, A. Chini, E. Zanoni, "Reliability aspects of GaN microwave devices"
INVITED PAPER at EuMW 2003, 33th European Microwave Week, Short Course on: "Workshop on Reliability of Compound Semiconductor Devices" organized by Dr. M. Borgarino, Monaco – Germany , October 6-10, 2003.
- 9) **G. Meneghesso**, "Instabilities and degradation in GaN-based devices"
INVITED PAPER AT HETECH2003, 12th European Heterostructure Technology Workshop, La Casona del Pinar, San Rafael, Segovia, SPAIN, October 12 – 15, 2003.
- 10) **G. Meneghesso**, S. Levada, M. Meneghini, E. Zanoni "Reliability of GaN-based LEDs",
INVITED PAPER at WOCSDICE 2004, 28th Workshop on Compound Semiconductor Devices and Integrated Circuits held in Europe, p.29-32, Bratislava, May 17-19, 2004

- 11) **G. Meneghesso**, E. Zanoni, "Reliability aspects of InP based HEMTs", INVITED LECTURE at 16th International Conference on Indium Phosphide and Related Materials, Kagoshima, Japan, May 31 - June 4, 2004
- 12) **G. Meneghesso** G. Verzellesi, R. Pierobon, F. Rampazzo, A. Chini, E. Zanoni, "Reliability aspects of GaN microwave devices" INVITED PAPER at EuMW 2004, 34th European Microwave Week, Short Course on: "Wide Bandgap Research for Microwave applications: Materials, Devices and Circuit Issues" organized by Dr. S. Delage, Amsterdam , October 11-15, 2004
- 13) **G. Meneghesso**, A. Andreini, "Effective ESD protection for Mixed Power BCD processes on Bulk and SOI substrates" INVITED TUTORIAL at ESREF 2006, 17th European Symposium Reliability of Electron Devices, Failure Physics and Analysis, Wuppertal - Germany 3rd - 6th October 2006
- 14) **G. Meneghesso**, C. Dua, M. Peroni, M. Uren and E. Zanoni, "Parasitic effects and reliability issues on GaN based HEMTs", **INVITED PAPER** at 2007 International Conference on Solid State Devices and Materials (**SSDM 2007**), September 18-21, 2007, Tsukuba International Congress Center, Ibaraki, Japan, 2007, pp. 160-161.
- 15) **G. Meneghesso**, "Hot electrons and High electric Fields in GaN-HEMTs and their impact on device reliability", **INVITED PAPER** at **44th WOCSEMMAD '08**, The Workshop on Compound Semiconductor Materials and Devices, Palm Springs, CA February 17-20, 2008
- 16) **G. Meneghesso**, A. Tazzoli, F. A. Marino, M. Cordoni, P. Colombo, "Development of a new high holding voltage SCR-based ESD protection structure", **INVITED PAPER** at IEEE International Reliability Physics Symposium, **IRPS 2008**, Phoenix, AZ, April 27- May 1, 2008.
- 17) G. Meneghesso, A. Tazzoli, "Reliability of RF-MEMS for High Frequency Applications", **INVITED TUTORIAL** at IRPS 2009.
- 18) G. Meneghesso, M. Meneghini, A. Tazzoli, E. Zanoni, "Reliability Issues of GaN-based High Electron Mobility Transistors", **INVITED TUTORIAL** at IRPS 2009.
- 19) F. Zanon, F. Danesin, A. Tazzoli, M. Meneghini, N. Ronchi, A. Chini, P. Bove, E. Zanoni, and G. Meneghesso¹ " Reliability aspects of GaN-HEMTs on composite substrates", **INVITED PAPER** at 7th International Conference on Advanced Semiconductor Devices and Microsystems **ASDAM '08**, Smolenice, Slovakia, October 12–16, 2008
- 20) **G. Meneghesso**, and A. Tazzoli, "New Issues on Characterisation and Reliability of MEMS Switches", **INVITED PAPER** at "Workshop on RF MEMS and MEMS based Sensors for Security, Defence and Aerospace" Rome, April 3 rd 2008.
- 21) **G. Meneghesso**, M. Meneghini, A. Tazzoli, E. Zanoni "Reliability Issues in GaN HEMTs related to traps and gate leakage current" **INVITED** at "Nanotechnology for Electronics, opto-Electronics and Electro-mechanical systems", NanoE3 2008, Margaret River, Western Australia 22-24 September, 2008
- 22) **G. Meneghesso**, F. Danesin, F. Rampazzo, F. Zanon, A. Tazzoli, M. Meneghini, E. Zanoni, "Light emission in GaN HEMTs: a powerful characterization and reliability tool", **INVITED** International Workshop on Nitride semiconductors (**IWN2008**), Montreux CH, Oct. 6-10, 2008.
- 23) **G. Meneghesso**, "AlGaN/GaN HEMTs degradation induced by reverse bias testing", **INVITED PAPER** at **45th WOCSEMMAD 09**, The Workshop on Compound Semiconductor Materials and Devices, Fr. Myers, FL February 15-18, 2009
- 24) **G. Meneghesso**, A. Tazzoli, M. Meneghini, E. Zanoni, "Parasitic Effects in GaN HEMTs and Related Characterization Methods" Invited Workshop "Advances in Gallium Nitride High Electron Mobility Transistors: Technology and Reliability", by U. Mishra (UCSB) and E. Zanoni (Univ. of Padova); within the **EuMW 2009**, Roma 28 September, 2 October, 2009
- 25) **G. Meneghesso**, "New reliability understanding on GaN-HEMTs", **INVITED PAPER** at **46th WOCSEMMAD 10**, The Workshop on Compound Semiconductor Materials and Devices,
- 26) **G. Meneghesso**, D. Theron, "46th Workshop on Compound Semiconductor Materials and Devices (WOCSEMMAD 2010) Conference Report" INVITED WOCSDICE 2010 34rd Workshop on Compound Semiconductor Devices and Integrated Circuits, May 17-19, 2010 Darmstadt/Seeheim, Germany.,

- 27) **G. Meneghesso**, "Long-term stability of Gallium Nitride High Electron Mobility Transistors: a reliability physics approach". **INVITED** 2010 International **RCIQE/CREST Joint Workshop**, Hokkaido University, Sapporo, Japan, March 1-2, 2010
- 28) N. Trivellin, M. Meneghini, E. Zanoni, K. Orita, M. Yuri, T. Tanaka, D. Ueda, **G. Meneghesso** "A Review on the Reliability of GaN-based Laser Diodes" **INVITED**, **IRPS2010**, International Reliability Physics Symposium, May 2-6, 2010 Anaheim, California
- 29) **G. Meneghesso**, M. Damman, "Parasitic and Reliability Issues of GaN-Based High Electron Mobility Transistors" **INVITED TUTORIAL IRPS2010**, International Reliability Physics Symposium, May 2-6, 2010 Anaheim, California
- 30) **G. Meneghesso**, A. Stocco, N. Ronchi, M. Meneghini, and E. Zanoni, "Latest reliability results in GaN HEMTs devices", **INVITED** The Workshop on Compound Semiconductor Materials and Devices, **WOCSEMMAD2011**, February 20-23, 2011, Savannah, Georgia
- 31) **G. Meneghesso**, P. Specht, S.L. Delage, "Conference Report: 47th Workshop on Compound Semiconductor Materials and Devices (WOCSEMMAD 2011)", **INVITED** - 35th Workshop on Compound Semiconductor Devices and Integrated Circuits, WOCSDICE 2011, pp. 111-112, 29 Maggio - 1 Giugno, Catania - Italy, 2011.
- 32) **G. Meneghesso**, M. Meneghini, E. Zanoni, "Reliability issues in GaN-Based optoelectronic devices: from material to package", **INVITED** Workshop: Reliability and Variability of Emerging Devices for Future Technologies and ULSI Circuits and Systems, International Conference on Materials for Advanced Technologies, ICMAT2011, Singapore, June 27 - July 1, 2011.
- 33) **G. Meneghesso**, E. Zanoni, M. Meneghini, "Reliability of GaN-based HEMTs: electrical, optical and physical investigations" **INVITED**, 9th Topical Workshop on Heterostructure Microelectronics, **TWHM2011**, Gifu, Japan, August 28 - 31, 2011.
- 34) 306 **G. Meneghesso**, WOCSEMMAD Report of Wocsdice **INVITED**, 48th Annual Workshop on Compound Semiconductor Materials and Devices -- **WOCSEMMAD 2012**, Napa, CA, February 19-22, 2012.
- 35) **G. Meneghesso**, E. Zanoni "Reliability of Gallium Nitride High Electron Mobility Transistors" **INVITED TUTORIAL IRPS2012**, International Reliability Physics Symposium, Anaheim, CA, USA, April 15-19, 2012
- 36) **G. Meneghesso**, M. Meneghini, E. Zanoni, "Trapping and High Electric Field Parasitic and Degradation phenomena in AlGaIn/GaN power HEMTs" **INVITED** IWN2012 International Workshop on Nitride Semiconductors, Sapporo, Japan, October 14-19, 2012.
- 37) **G. Meneghesso**, M. Meneghini, E. Zanoni, "Breakdown and high field related effects in GaN power HEMTs", **INVITED** WOCSEMMAD 2013, New Orleans, February 17-20, 2012
- 38) IRPS 2013 - Zanandrea
- 39) **G. Meneghesso**, M. Meneghini, E. Zanoni, "GaN Technology Enabling Green Energy: Opportunities and Challenges", **INVITED** PAPER 7th Annual International Electrostatic Discharge Workshop (IEW) Airlie Conference Center, Warrenton, VA, USA. May 20-23, 2013
- 40) **G. Meneghesso**, M. Meneghini, A. Stocco, D. Bisi, C. de Santi, I. Rossetto, A. Zanandrea, A. Cester, F. Rampazzo, E. Zanoni, "Degradation of AlGaIn/GaN HEMT devices: role of reverse-bias and hot electron stress" **INVITED** PAPER 18th Conference of "Insulating Films on Semiconductors (**INFOS2013**) 25-28 June 2013 Cracow, Poland
- 41) **Gaudenzio Meneghesso** - "GaN HEMTs Devices: opportunities, challenges and issues", **INVITED** PAPER 42nd "Jaszowiec" International School and Conference on the Physics of Semiconductors, Wisla, Poland, June 22-27, 2013

COAUTORE DEI SEGUENTI LAVORI AD INVITO

- 1) E. Zanoni, C. Tedesco, A. Neviani, **G. Meneghesso**, "Reliability issues due to hot-electron effects in GaAs-based MESFET's and HEMT's", **INVITED PAPER**, H.J. Queisser, J.E. Chung, K.E. Bean, T.J. Shaffner, H. Tsuya (editors), Proceedings of the Symposium on "The degradation of the electronic devices due to device operation as well as crystalline and process-induced defects", The Electrochemical Society Inc. Pennington N.J., USA, Proc. Vol. 94-1, pp. 111-124, 1994.

- 2) E. Zanoni, A. Neviani, **G. Meneghesso**, E. De Bortoli, L. Vendrame, and A. Rizzato, "Hot-electron Induced effects, light emission, breakdown and reliability problems phenomena in GaAs MESFET's AlGaAs/GaAs HEMT's and AlGaAs/InGaAs pseudomorphic HEMT's", **INVITED PAPER**, Proc. of ESREF'94, European Symposium on Reliability of Electron Devices, Failure Physics and Analysis. pp 261-272, Glasgow Scotland, October 1994.
- 3) E. Zanoni, **G. Meneghesso**, E. De Bortoli, L. Vendrame, "Failure Mechanism of AlGaAs/InGaAs Pseudomorphic HEMT's", **INVITED PAPER**, Proc. of RELECTRONIC'95, 9th Symposium on Quality and Reliability in Electronics, pp 365-375, Budapest, Hungary, October, 1995
- 4) **G. Meneghesso**, C. Canali, F. Magistrali, D. Sala, M. Vanzi, E. Zanoni, "Failure Mechanisms due to Metallurgical Interaction in Commercially Available AlGaAs/GaAs and AlGaAs/InGaAs HEMT's", **(INTRODUCTORY INVITED PAPER) Microelectronics and Reliability**, Vol. 38, No. 4, pp. 497-506, 1998.
- 5) F. Fantini, M. Borgarino, L. Cattani, P. Cova, R. Menozzi, G. Salvati, C. Canali, **G. Meneghesso**, E. Zanoni, "Reliability Issue in Compound Semiconductor Heterojunction Devices" **INVITED PAPER at 25th International Symposium on Compound Semiconductor, ISCS'98**, pp. Fr2B-1, Nara, Japan, October 12-16, 1998.
- 6) E. Zanoni, **G. Meneghesso**, D. Buttari, M. Maretto, G. Massari, "Hot Electrons and Reliability in HEMTs" **INVITED PAPER at WOCSDICE '99**, 23th European Workshop on Compound Semiconductor Devices and Integrated Circuits, pp.39-42, Chantilly, France, May 26-28, 1999.
- 7) G. Verzellesi, **G. Meneghesso**, A. Chini, E. Zanoni, C. Canali, "DC-to-RF dispersion in GaAs and GaN based Heterostructure FETs: Performance and reliability issues", **INVITED PAPER at ESREF 2005**, 16th European Symposium on Reliability of Electron Devices, Failure Physics and Analysis, Arcachon (Bordeaux), France, 10-14 October 2005
- 8) A. Andreini, L. Cerati and **G. Meneghesso**, "Review of Approaches and Solutions for Effective ESD Protection Devices and Schemes in Smart Power ICs", **INVITED PAPER at EOS/ESD/EMI WORKSHOP**, "Immunity of electronic applications to electrical (EOS/ESD) and electromagnetic (EMI) stresses: From system level to chip level", pp. 3-10, Toulouse, May 18-19, 2006.
- 9) M. Meneghini, L. Trevisanello, **G. Meneghesso**, and E. Zanoni, "Study of the reliability and degradation mechanisms of GaN LEDs" **INVITED PAPER at 5th International Workshop on Industrial Technologies for Optoelectronic Semiconductors IWITOS07**,: Reliability and Standardization of LED/Solid State Lighting, Seoul, Corea, January 30, 2007, pp. 37-98, 2007
- 10) M. Meneghini, L. Trevisanello, **G. Meneghesso**, E. Zanoni, "High temperature instabilities of GaN LEDs related to passivation", **INVITED PAPER at Annual Workshop on Compound Semiconductor Materials and Devices - WOCSEMMAD '07**,
- 11) E. Zanoni, **G. Meneghesso**, G. Verzellesi, F. Danesin, M. Meneghini, F. Rampazzo, A. Tazzoli, F. Zanon "A Review of Failure Modes and Mechanisms of GaN-based HEMT's", **INVITED PAPER at IEDM07**, Tech. Digest, IEEE International Electron Device Meeting, pp. 381-384, Washington DC, December 10-12, 2007
- 12) M. Meneghini, L. Trevisanello, G. Mura, M. Vanzi, **G. Meneghesso** and E. Zanoni "Study of the factors that limit the reliability of GaN-based LEDs at high temperature levels"; **INVITED PAPER at 6th International Workshop on Industrial Technologies for Optoelectronic Semiconductors (IWITOS08)**: Reliability and Standardization of LED/Solid State Lighting, Seoul, Corea, January 29, 2008, 2008
- 13) E. Zanoni, **G. Meneghesso**, G. Verzellesi, F. Danesin, M. Meneghini, F. Rampazzo, A. Tazzoli and F. Zanon, "Failure mechanisms of GaN-based transistors in on- and off-state", **INVITED PAPER at International Conference on Solid State Devices and Materials (SSDM 2008)**, Tsukuba, Ibaraki, Japan, 2007, September 23-26, 2008,
- 14) F. Zanon, **G. Meneghesso**, "Breakdown and High electric Fields in GaN-HEMTs on composite substrates", **(INVITED) 45th WOCSEMMAD 09**, The Workshop on Compound Semiconductor Materials and Devices, Fr. Myers, FL February 15-18, 2009
- 15) E. Zanoni, **G. Meneghesso**, M. Meneghini, A. Tazzoli, N. Ronchi, A. Stocco, F. Zanon, "Long-term stability of Gallium Nitride High Electron Mobility Transistors: a reliability physics approach",

Invited Proceedings of the 4th European Microwave Integrated Circuits Conference, EuMIC 2009, pp. 212-217, Roma 28-29 September, 2009, ISBN 978-2-87487-012-5

- 16) M. Meneghini, G. Meneghesso and E. Zanoni, "Reliability of GaN-based optoelectronic devices: state of the art and perspectives", **INVITED UKNS**, Winter Conference, Cork, in the Republic of Ireland, 12-13th January 2010
- 17) M. Meneghini, G. Meneghesso, E. Zanoni, "Recent advancements in the reliability of GaN-based LEDs" **INVITED**, The 4th International Conference on LED and Solid State Lighting, LED 2010 Korea, February 2-5, 2010
- 18) C. Claeys, S. Put, A. Griffoni, A. Cester, S. Gerardin, G. Meneghesso, A. Paccagnella, E. Simoen, "Impact of radiation on the operation and reliability of deep submicron CMOS", **INVITED China Semiconductor Technology International Conference CSTIC 2010**, Symposium I: Design and Device Engineering, March 18-19, 2010, Shanghai, China
- 19) M. Meneghini, A. Tazzoli, **G. Meneghesso**, E. Zanoni, "Reverse-bias and ESD instabilities of InGaN-based LEDs", **INVITED WOCSDICE 2010 34rd Workshop on Compound Semiconductor Devices and Integrated Circuits**, May 17-19, 2010 Darmstadt/Seeheim, Germany.
- 20) M. Meneghini, N. Trivellin, K. Orita, S. Takigawa, T. Tanaka, **G. Meneghesso**, E. Zanoni, "State of the art in the reliability of GaN-based laser diodes" **INVITED EMRS 2010 Fall Meeting of European Material Research Society**, Warsaw 13th and 17th September 2010.
- 21) E. Zanoni, **G. Meneghesso**, M. Meneghini, "Characterization and reliability of GaN-based LEDs and lasers" **INVITED SPIE Photonics West 2011 Conference on Gallium Nitride Materials and Devices San Francisco**, January 22-27, 2011
- 22) E. Zanoni, M. Meneghini, **G. Meneghesso**, "Off-state and on-state drain and gate current degradation of AlGaIn/GaN High Electron Mobility Transistors on SiC substrate", Invited, 9th International Conference on Nitride Semiconductors (**ICNS-9**), Glasgow, UK July 10th -15th, 2011.
- 23) E. Zanoni, **G. Meneghesso**, M. Meneghini, A. Stocco, F. Rampazzo, R. Silvestri, I. Rossetto, and N. Ronchi, "Electric-field and Thermally-activated Failure Mechanisms of AlGaIn/GaN High Electron Mobility Transistors" Invited, Symposium: E10 - GaN and SiC Power Technologies, **INVITED 220th ECS Meeting & Electrochemical Energy Summit in Boston, Massachusetts**, October 9-14, 2011
- 24) E. Zanoni, **G. Meneghesso**, M. Meneghini, A. Stocco, "GaN HEMT Reliability: From Time Dependent Gate Degradation to On-state Failure Mechanisms". **INVITED**, 2012 **MRS Spring Meeting & Exhibit - SYMPOSIUM: G: Reliability and Materials Issues of III-V and II-VI Semiconductor Optical and Electron Devices and Materials II**, San Francisco, CA, April 9 - April 13, 2012
- 25) E. Zanoni, **G. Meneghesso**, "Reliability of Gallium Nitride High Electron Mobility Transistors: from microwave to power electronics" **INVITED TUTORIAL**, 24th IEEE International Symposium on Power Semiconductor Devices and ICs (ISPSD'12), Bruges, Belgium, June 4-7, 2012.
- 26) G. Verzellesi, D. Saguatti, M. Meneghini, **G. Meneghesso**, E. Zanoni, "Mechanisms of efficiency droop in InGaN light-emitting diodes a critical analysis" **INVITED**, 6th Taiwan Solid State Lighting (2012 tSSL), Taipei, Taiwan, June 19-20, 2012 (No Ackn. PD)
- 27) M. Meneghini, N. Trivellin, **G. Meneghesso**, and E. Zanoni "High-Power LEDs for Solid-State Lighting: Reliability Issues and Degradation Modes", **INVITED** 13th International Symposium on the Science and Technology of Lighting (LS13), Troy, New York, June 24-29, 2012, (No Ackn. PD)
- 28) M. Meneghini, M. Bertin, G. Dal Santo, A. Stocco, D. Bisi, **G. Meneghesso**, E. Zanoni, D. Marcon, P. E. Malinowski, A. Chini, "Reverse-Bias Degradation of AlGaIn/GaN Vertical Schottky Diodes: An Investigation Based on Electrical and Capacitive Measurements" **INVITED ISCS 2012**, 39th International Symposium on Compound Semiconductors, CSW, Santa Barbara, CA USA, August 27-30, 2012
- 29) IRPS 2013 - YIR - Zanoni
- 30) M. Meneghini, G. Verzellesi, E. Zanoni **G. Meneghesso**, Failure Physics and Reliability of GaN-Based optoelectronic devices, **INVITED** , Workshop: Reliability and Variability of Devices for Circuits and Systems, 7th International Conference on Materials for Advanced Technologies, ICMAT2013, Singapore, June 30 - July 5, 2013.

I – Attività di Divulgazione

Gaudenzio Meneghesso ha tenuto i seguenti seminari inerenti alle tematiche di ricerca da lui svolte presso prestigiosi centri di ricerca:

Seminari presso centri di ricerca Internazionali:

1996 TRW Electronics Systems & Technology Division, Space and Technology Group, (Redondo Beach, CA, USA), seminario dal titolo: "Recovery of low temperature Electron Trapping in AlGaAs/InGaAs PM-HEMTs due to impact ionization", 28 Agosto 1996

1996: Nippon Telegraph and Telephony Corporation (NTT) (Atsugi-shi, Kanagawa Pref., Giappone), seminario dal titolo: "Effects of channel quantization and temperature on off-state and on-state breakdown in composite channel and conventional InP-based HEMTs", 22 Agosto 1996.

2000 Hughes Research Laboratories (HRL), (Malibu' canyon Road, CA, USA), un seminario dal titolo "Breakdown mechanisms and hot carrier induced degradation in GaAs and InP-based HEMTs", 10 Aprile 2000

2000 Agilent Technologies (ex Hewlett Packard) Electronics Research Labs, (Palo Alto CA, USA) "Reliability issues in InP based HEMTs", 14 Aprile 2000

2000 Army Research Laboratories (Dept. of the Army), (Adelphi, MD, USA), un seminario dal titolo "Breakdown mechanisms in compound semiconductor devices", 18 Aprile 2000

2000: GeLCORE, (Somerset NJ USA), seminario dal titolo: "Breakdown mechanisms and hot carrier induced degradation in GaAs and InP-based HEMTs", 19 Aprile 2000.

2003 Walter Schottky Institute della Walter Schottky Institute - Sensors and Materials - Technical University Munich D-85748 Garching, Germania), un seminario dal titolo: "Reliability aspects of GaN microwave devices", 18 Novembre, 2003

Ha inoltre tenuto i seguenti seminari Nazionali:

1. "Scariche Elettrostatiche nei circuiti integrati" all'Istituto IRST di Trento nell'Ambito del Programma "ULISSE".
2. "GaAs- and InP-based electronics devices for telecommunication applications", presso: Summer School on Information Engineering University of Padova -- SSIE 2001, Bressanone, Luglio 16-20, 2001.
3. "RFID: Stato Dell'arte E Prospettive Future", al WORKSHOP RFID (RADIO FREQUENCY IDENTIFICATION) Treviso, Venerdì 18 MARZO 2005.
4. "La tecnologia RFID: il futuro", al workshop APPLICAZIONE DI NUOVE TECNOLOGIE L'identificazione con la radiofrequenza (RFID) in ambito industriale, Padova, Mercoledì 14 Dicembre 2005
5. "SCARICHE ELETTROSTATICHE NEI CIRCUITI INTEGRATI: Come proteggerli.", tenuto al DIEGM - Università di Udine nel 2005.
6. "SCARICHE ELETTROSTATICHE NEI CIRCUITI INTEGRATI: Come proteggerli.", tenuto al Dipartimento Ingegneria dell'Informazione, Università di Parma nel 2006.
7. "SCARICHE ELETTROSTATICHE NEI CIRCUITI INTEGRATI: Come proteggerli.", tenuto al Dipartimento Ingegneria dell'Informazione, Università di Parma nel 2007.

L – Progetti di Ricerca

Gaudenzio Meneghesso dal 1999 ad oggi e' stato (ed e') **responsabile di numerosi (32) progetti e contratti di ricerca che hanno accumulato un Finanziamento complessivo di oltre un milione di Euro** (circa 3.2 MEuro). Ha inoltre partecipato a numerosi progetti Nazionali e Internazionali.

L1 – Coordinamento di Progetti di Ricerca

1999

E' stato il **responsabile scientifico** all'attività di ricerca Finanziata da 'ST-Microelectronics (Cornaredo, Milano) dal titolo: *“Studio della robustezza ESD su strutture di Protezione BCD”*
Finanziamento: 50 milioni; Durata: 1 anno; Responsabile amministrativo: Prof. E. Zanoni,
Argomento: La ricerca aveva come obiettivo lo sviluppo di strutture di protezione contro scariche elettrostatiche (ESD) per circuiti integrati in tecnologia BCD3 e BCD5. Partendo dalle strutture esistenti, sono state effettuate una serie di attività di caratterizzazione e di analisi di guasto che hanno permesso di individuare i modi e i meccanismi di guasto. Da questi dati sono state progettate e caratterizzate nuove strutture di protezione ottimizzate che hanno dimostrato ottimi livelli di robustezza contro ESD.

1999/2001

E' il **responsabile scientifico** dell'attività di ricerca finanziata da Nippon Telegraph and Telephony (NTT): *“Hot Electron Effects and the Reliability in InP-HEMTs”*
Finanziamento: 60.000 USD; Durata: 3 anni; Responsabile amministrativo: Prof. E. Zanoni,
Argomento: La ricerca ha come obiettivo lo studio degli effetti indotti dagli elettroni caldi sulle caratteri elettriche (effetto kink, breakdown, etc) nonché sull'affidabilità di dispositivi elettronici avanzati per applicazioni ad elevatissime frequenze a semiconduttore InP. In particolare si stanno studiando dispositivi caratterizzati da diverse soluzioni tecnologiche e da diverse geometrie della regione di gate.

2000/2002

E' **responsabile** di un contratto di ricerca finanziato dall' ST-Microelectronics TPA (Cornaredo, Milano) *“Studio della robustezza ESD su strutture di Protezione BCD”*
Finanziamento: 110 milioni; Durata: 2 anni; Responsabile: G. Meneghesso,
Argomento: La ricerca ha come obiettivo lo sviluppo di strutture di protezione contro scariche elettrostatiche (ESD) per circuiti integrati in tecnologia BCD4, BCD5, BCD6 e BCDSOI200. In particolare bisogna sviluppare strutture di protezione che abbiano elevati livelli di robustezza ESD riducendo al minimo il consumo di area e i parassiti introdotti. In questo contesto si sta cercando di mettere a punto una nuova metodologia di sviluppo, basata sull'uso di simulatori 2D/3D, che, grazie a dei modelli predittivi, permetta di sviluppare (e ottimizzare) le strutture di protezione senza dover necessariamente passare alle misure sui dispositivi reali (con notevole riduzione di tempo e costi).

2001

E' **responsabile** di un contratto di ricerca finanziato dall'Austria Mikro Systeme (Graz - Austria) che riguarda: “1) Joint design of ESD related test chips, 2) Research on the Floating I/O cell library of Austria Mikro Systeme, 3) Feasibility study on the implementation of a TLP System at AMS”
Finanziamento: 30.000 EURO; Durata: 9 mesi; Responsabile: G. Meneghesso,
Argomento: La ricerca ha come obiettivo la caratterizzazione di strutture di protezione contro le scariche elettrostatiche attualmente utilizzate nei circuiti integrati AMS. Il motivo di questa ricerca è legato alla necessità di AMS di aumentare la robustezza ESD dei loro sistemi . Si dovranno quindi individuare i modi e i meccanismi di guasto presenti nelle strutture ESD fallite in seguito alla scarica ESD in modo tale da avere indicazioni per poter progettare nuove strutture di protezione più robuste.

2002/3

E' **responsabile** di un Progetto di ricerca di Ateneo "Microscopia ad emissione in elettroluminescenza per la caratterizzazione e il collaudo di componenti elettronici e optoelettronici e Circuiti Integrati"

Finanziamento: 92.000.000 Lire; Durata: **2 anni** ; Responsabile: G. Meneghesso,

Argomento: Il finanziamento è stato impiegato per l'acquisto di un microscopio ad emissione impiegato per la caratterizzazione elettro/optica di dispositivi elettronici ed optoelettronici.

2002/3

E' **responsabile** di un contratto di ricerca finanziato dall'ST-Microelectronics R&D (Agrate, Milano) "Progettazione, realizzazione e valutazione di circuiti di protezione da scariche elettrostatiche"

Finanziamento: 41000 EURO; Durata: 15 mesi; Responsabile: G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo sviluppo di strutture di protezione contro scariche elettrostatiche (ESD) per circuiti integrati in tecnologia CMOS da 018 e 0.13 um. Si sono condotti test di scariche elettrostatiche con il modello HBM e TLP. Successive analisi di guasto hanno permesso di individuare modi e meccanismi di guasto che hanno permesso di dare regole nuove di progettazione per più robuste ed efficienti strutture di protezione.

2004/5

E' **responsabile** di un Progetto di ricerca di Ateneo "Questioni aperte sull'affidabilità' di circuiti ULSI con dimensioni di gate inferiori a 100 nm"

Finanziamento: 56000 EURO; Durata: **2 anni** ; Responsabile: G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo studio dei alcuni aspetti particolari di affidabilità dei circuiti integrati a Ultra Larga Scala di Integrazione (ULSI Ics) quali: Elettroni caldi e breakdown dell'ossido; Sensibilità alle scariche elettrostatiche (ESD); Effetti delle radiazioni ionizzanti.

2005

E' **responsabile** di un contratto di ricerca finanziato dall'ST-Microelectronics R&D (Agrate, Milano) "Sviluppo di tecnologie da 0.13 e 0.09 um per memorie Flash"

Finanziamento: 20000 EURO; Durata: 12 mesi; Responsabile: G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo sviluppo di strutture di protezione contro scariche elettrostatiche (ESD) per circuiti integrati in tecnologia CMOS.

2005

E' **responsabile** di un contratto di ricerca finanziato dall'ST-Microelectronics TPA (Agrate, Milano) "Sviluppo di strutture di protezione contro scariche elettrostatiche (ESD) per circuiti integrati in tecnologia BCD6, BCD8 e BCD_SOI"

Finanziamento: 15000 EURO; Durata: 12 mesi; Responsabile: G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo sviluppo di strutture di protezione contro scariche elettrostatiche (ESD) per circuiti integrati in tecnologia BCD6, BCD8 e BCD_SOI.

2005

E' **responsabile** di un contratto di ricerca finanziato da Colombara Impianti Elettrici (Camisano Vicentino, VI)

Finanziamento: 18.000 EURO; Durata: 8 mesi; Responsabile: G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo sviluppo di un lampione a LED auto-alimentato con batteria caricata da pannelli solari. Si progetterà tutto il sistema di gestione della carica della batteria e dell'alimentazione dei LED.

2005

E' Responsabile per il DEI come subcontractor di STMicroelectronics del progetto MEDEA+ "Safe IC Design for Robust Applications, (SIDRA)". Progetto che vede tra i partners (Infineon, Philips, Alcatel, Bosch, STMicroelectronics,...).

Durata: 24 mesi; Prime Contractor: Bosch – Reutlinger (W. Wilkening) Responsabile (per il DEI): Dr. G. Meneghesso,

Argomento: L'obiettivo primario di SIDRA e' quello di sviluppare delle metodologie di progettazione in modo da proteggere "Mixed Signal ICs" contro il danno indotto dalle scariche elettrostatiche.

2005

Responsabile per il DEI del progetto finanziato dalla Regione Veneto "*Sistemi Meccatronici Passivi ed Attivi Interagenti con Operatori Umani, SIMPATICO*"

Finanziamento 545.000 EURO Durata: 2 anni, Prime contractor: Prof. Aldo Rossi (DIMEG - PD), Responsabile per il DEI: Gaudenzio Meneghesso.

Argomento: L'obiettivo primario di SIMPATICO è quello di creare un centro di competenze sulla gestione di sensoristica e trasmissione wireless/cablata dell' informazione a servizio delle imprese. Tale know-how può trovare larga applicazione nella sicurezza e nel controllo a distanza di sistemi robotizzati.

2005-2008

Progetto KORRIGAN "Key Organization for Research on Integrated Circuits in GaN Technology", WEAO Research Cell.

Finanz. 28.5MEURO, Durata: 4 anni, Prime contractor: Thales Syst. Aerop. Responsabile (per il DEI): Prof. E. Zanoni, Quota DEI: 400kEURO. G.Meneghesso: Responsabile WP4.1 Parasitic Effects.

Argomento: KORRIGAN e' il piu' grande progetto Europeo dedicato allo sviluppo di una tecnologia su GaN per la realizzazione di apparati di trasmissione a larga banda e larga potenza per applicazioni Satellitari e Radar. Elemento chiave di Korrigan e' creare una catena di produzione Europea autonoma ed indipendente dai competitori Asiatici ed Americani.

2005-2007

Progetto STREP della Comunita' Europea: HYPHEN "Hybrid Substrates for Competitive High Frequency Electronics". Finanz. 2.35 MEuro, Durata: 3 anni, Prime contractor: PICOGIGA, Responsabile (per il DEI): G. Meneghesso, Quota DEI: 220kEURO.

Argomento: HYPHEN ha come obiettivo lo sviluppo di substrati alternativi per dispositivi su GaN. E' noto infatti che il GaN non ha un substrato proprio e viene solitamente cresciuto sopra altri substrati (Zaffiro, SiC, Si) che pero' comportano grosse limitazioni di costo (SiC) e di Prestazioni (Si e Zaffiro). HYPHEN svilupperà dei substrati che permetteranno di ottenere i vantaggi del SiC al basso costo del Si e Zaffiro.

2006-2007

Coordinatore Locale del Progetto PRIN "*Modellistica, progettazione e caratterizzazione di dispositivi MEMS per architetture di ricetrasmittitori a radio-frequenza riconfigurabili*", Coordinatore Nazionale: prof. A. Gnudi, Universita' di Bologna. Finanziamento PD: 62570 EURO, Durata: 2 anni;

Argomento: Scopo del progetto è lo sviluppo e verifica di una nuova metodologia per il progetto ottimo di dispositivi RF-MEMS e circuiti ibridi MEMS-CMOS, che superi i limiti attuali negli aspetti di modellistica, caratterizzazione ed affidabilità.

2006

E' **responsabile** di un contratto di ricerca finanziato dall' ST-Microelectronics R&D (Agrate, Milano) "*Sviluppo di sistemi di misura avanzati e caratterizzazione di strutture di protezione ESD in Processi flash sub-micrometrici*"

Finanziamento: 20000 EURO; Durata: 12 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo sviluppo di strutture di protezione contro scariche elettrostatiche (ESD) per circuiti integrati in tecnologia CMOS.

2006

E' **responsabile** di un contratto di ricerca finanziato dall'ST-Microelectronics TPA (Agrate, Milano) "*Sviluppo e caratterizzazione di strutture ESD (protezione alle scariche elettrostatiche) su piattaforme BCD*"

Finanziamento: 20000 EURO; Durata: 12 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo sviluppo di strutture di protezione contro scariche elettrostatiche (ESD) per circuiti integrati in tecnologia BCD.

2006/2008

E' **responsabile** di un contratto di ricerca finanziato da Matsushita Electric Industrial Co., Ltd., Takatsuki, Osaka (Panasonic) dal titolo "*Analysis of degradation of blue laser diodes*"

Finanziamento: 130000 EURO; Durata: 24 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: La ricerca ha come obiettivo l'identificazione dei meccanismi e modi di degradazione nei diodi laser "BLU-RAY", per le applicazioni di mass storage ad altissima densità (DVD da 50 Gb).

2007/2008

E' **responsabile** di un contratto di ricerca finanziato dall'ST-Microelectronics R&D (Agrate, Milano) "*Sviluppo di sistemi di misura avanzati e caratterizzazione di strutture di protezione ESD in Processi flash sub-micrometrici*"

Finanziamento: 22000 EURO; Durata: 12 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo sviluppo di strutture di protezione contro scariche elettrostatiche (ESD) per circuiti integrati in tecnologia CMOS.

2008-2009

Coordinatore Locale di un Progetto Finanziato dall' ESA "*High Reliability MEMS Redundancy Switch*", Project Leader: dott. Benno Margesin (FBK, Trento). Finanziamento per il DEI: 110000 EURO, Durata: 2 anni;

Argomento: Scopo del progetto è lo sviluppo di sistemi elettronici per applicazioni spaziali basati su dispositivi RF-MEM ad altissima affidabilità mediante l'uso della ridondanza e di dispositivi altamente affidabili

2008

E' **responsabile** di un contratto di ricerca finanziato dall'ST-Microelectronics TPA (Agrate, Milano) "*Sviluppo e caratterizzazione di strutture ESD (protezione alle scariche elettrostatiche) su piattaforme BCD/HVCMOS*"

Finanziamento: 20000 EURO; Durata: 12 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo sviluppo di strutture di protezione contro scariche elettrostatiche (ESD) per circuiti integrati in tecnologia BCD e per CMOS ad alte tensioni.

2008

Coordinatore Locale di un Progetto Finanziato dal FINMECCANICA "*CONFIRM "reCONFIgurable circuits by Rf Mems"*", Project Leader: dott. Massimiliano Dispensa (SELEX Sistemi Integrati S.p.A). Finanziamento per il DEI: 20000 EURO, Durata: 1 anni;

Argomento: per lo sviluppo di tecnologie MEMS per architetture di circuiti RF ad alta riconfigurabilità e flessibilità per applicazioni in Sistemi Radar, Navali e Terrestri.

2008

E' **responsabile** di un contratto di ricerca finanziato da OSRAM Treviso "*Investigation Various PT LED Reliability & Failure Mode Analysis*"

Finanziamento: 30000 EURO; Durata: 6 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo studio dei modi e dei meccanismi di guasto dei dispositivi emettitori di Luce (LED) bianchi su GaN per applicazioni nell'illuminazione a stato solido.

2008

E' **responsabile** di un contratto di ricerca finanziato da Universal Display Corporation ("UDC"), New Jersey U.S.A, "*Study OLED degradation mechanisms*"

Finanziamento: 50000 USD; Durata: 12 mesi; Responsabile: G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo studio dei modi e dei meccanismi di guasto dei dispositivi emettitori di luce cresciuti su materiali Organici (OLED).

2008/2009

E' **responsabile** di un contratto di ricerca finanziato dall'ST-Microelectronics R&D (Agrate, Milano) "Caratterizzazione di strutture di protezione ESD in Processi NVM sub-micrometrici"

Finanziamento: 30000 EURO; Durata: 16 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo sviluppo di strutture di protezione contro scariche elettrostatiche (ESD) per circuiti integrati in tecnologia CMOS.

2008/2010

E' **responsabile** di un contratto di ricerca finanziato da Panasonic, Takatsuki, Osaka dal titolo "Analysis of degradation of blue laser diodes" e "Analysis of degradation of AlGaIn/GaN heterojunction transistors"

Finanziamento: 130000 EURO; Durata: 24 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: La ricerca ha come obiettivo l'identificazione dei meccanismi e modi di degradazione nei diodi laser "BLU-RAY", per le applicazioni di mass storage ad altissima densità (DVD da 50 Gb) e di dispositivi GaN-HEMT di potenza per applicazione power switching.

2009/2010

E' **responsabile** di un contratto di ricerca finanziato da Benetton (Treviso - Italy) dal titolo "Sviluppo di un generatore impulsato per trattamento al plasma di filati"

Finanziamento: 330000 EURO; Durata: 24 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: L'attività prevista per l'Unità di ricerca del DEI di Padova prevede la progettazione e realizzazione prototipale di un sistema d'innescio del plasma atmosferico ottenuto tramite la generazione di impulsi di tensione di durata nell'ordine delle decine di nanosecondi

2010/2013

E' **responsabile** di un progetto di PhD cofinanziato da ESA-ESTEC (Noordwijk, The Netherlands) dal titolo "Gallium Nitride High Electron Mobility Transistor (GaN HEMT) reliability assessment with the objective of identifying its primary degradation mechanisms"

Finanziamento: 90000 EURO; Durata: 36 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: L'attività prevista per l'Unità di ricerca del DEI di Padova prevede lo sviluppo di metodologie di caratterizzazione e stress di dispositivi GaN HEMTs per applicazioni RF di potenza

2010/2011

E' **responsabile** di un progetto di ricerca finanziato da Applied Materials (già Baccini) Treviso) per lo sviluppo di tecniche "in-Line" per sistemi di produzione di pannelli solari.

Finanziamento: 65000 EURO; Durata: 10 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: L'attività prevista per l'Unità di ricerca del DEI di Padova prevede lo sviluppo di sistemi di misure di celle, nella line di produzione di pannelli solari fotovoltaici.

2010-2013

Progetto STREP della Comunità Europea: ALINWON "AlGaIn and InAlN based microwave components". Finanz. 1.95 MEuro, Durata: 3 anni, Prime contractor: UMS, Responsabile (per il DEI): G. Meneghesso, Quota DEI: 300kEURO.

Argomento: ALINWON ha come obiettivo lo sviluppo di dispositivi HEMT con materiali InAlN/GaN, per applicazioni spaziali, ad alte prestazioni e grande robustezza.

2011/12

E' **responsabile** di un Progetto di ricerca di Ateneo "Sviluppo di dispositivi di potenza su Nitruro di Gallio normalmente spenti per le future applicazioni a basso impatto ambientale"

Finanziamento: 89.000,00 EURO; Durata: **2 anni** ; Responsabile: G. Meneghesso,

Argomento: La ricerca ha come obiettivo lo studio dei alcuni aspetti particolari di affidabilità dei circuiti integrati a Ultra Larga Scala di Integrazione (ULSI lcs) quali: Elettroni caldi e breakdown dell'ossido; Sensibilità alle scariche elettrostatiche (ESD); Effetti delle radiazioni ionizzanti.

2010/2012

E' **responsabile** di un contratto di ricerca finanziato da Panasonic, Takatsuki, Osaka dal titolo "Analysis of degradation of AlGaIn/GaN heterojunction transistors"

Finanziamento: 97kEURO; Durata: 18 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: La ricerca ha come obiettivo l'identificazione dei meccanismi e modi di degradazione in dispositivi GaN-HEMT di potenza per applicazione power switching.

2011/2012

E' **responsabile** di un contratto di ricerca finanziato da Infineon, Villach, (A) dal titolo "Characterization and Reliability Investigations on GaN-based High Electron Mobility Transistors", Finanziamento: 80kEURO + IVA; Durata: 12 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: La ricerca ha come obiettivo l'identificazione dei meccanismi e modi di degradazione in dispositivi GaN-HEMT di potenza per applicazione power switching.

2011-2014

Progetto STREP della Comunita' Europea: HIPOSWITCH "GaN-based normally-off high power switching transistor for efficient power converters", Finanz. 3.58 MEuro, Durata: 3 anni, Prime contractor: FBH Berlino, partecipanti: Infineon, Epigan, TU Vienna, IEEE Bratislava, Aixtron, Emerson. Responsabile (per il DEI): G. Meneghesso, Quota finanziamento DEI: 312kEURO.

Argomento: HIPOSWITCH ha come obiettivo lo sviluppo di dispositivi HEMT su Nitruro di Gallio per applicazioni di potenza (E-Mode). L'Università di Padova è responsabile del WP Characterization and Reliability, e coordinerà tutte le attività relative alla caratterizzazione e allo studio dell'affidabilità dei dispositivi sviluppati nel progetto.

2011-2014

Progetto Della Regione Veneto Progetto SMUPR n. 4148 "Polo di Ricerca nel settore fotovoltaico"; Finanziamento Regione: . 1,69 MEuro, Finanziamento Ateneo di padova: 0.69 MEuro, Totale: 2.38 MEuro. Durata: 3 anni, Coordinatore: Gaudenzio Meneghesso, Responsabile (per il DEI): Gaudenzio Meneghesso, Quota finanziamento Gruppo Microelettronica: circa 450kEURO.

Argomento: Obiettivo di questo Progetto è la costituzione di un Polo per Ricerche, Sviluppo e Trasferimento Tecnologico nel settore del fotovoltaico. Le attività saranno principalmente concentrate sulla tecnologia del silicio che è attualmente il materiale impiegato per la costruzione di celle e pannelli solari. In questo settore vi è nella Regione Veneto una forte attività industriale con la quale il Polo intende confrontarsi e collaborare attivamente. Parallelamente saranno avviate anche attività di R/D nel settore del fotovoltaico non convenzionale in particolare nei settori dei films sottili e dei materiali polimerici. Il polo costituirà un'importante punto di riferimento per la comunità Industriale e di ricerca operante nel Veneto

2012-2014

E' **responsabile** di un contratto di ricerca finanziato da Panasonic, Takatsuki, Osaka dal titolo "Analysis of reliability mechanism on GaN devices"

Finanziamento: 130 kEURO; Durata: 24 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: La ricerca ha come obiettivo l'identificazione dei meccanismi e modi di degradazione in dispositivi GaN-HEMT di potenza per applicazione power switching.

2013

E' **responsabile** di un contratto di ricerca finanziato da Infineon, Villach, (A) dal titolo "Characterization and Reliability Investigations on GaN-based High Electron Mobility Transistors", Finanziamento: 50kEURO + IVA; Durata: 12 mesi; Responsabile: Dr. G. Meneghesso,

Argomento: La ricerca ha come obiettivo l'identificazione dei meccanismi e modi di degradazione in dispositivi GaN-HEMT di potenza per applicazione power switching.

ENIAC project END "Models, Solutions, Methods and Tools for Energy Aware Design".

The END project has received funding from the ENIAC Joint Undertaking under Grant Agreement No. 120214 and from the national programmes/funding authorities of Belgium, Greece, Italy, and Slovakia.

Aprile 2010 - Marzo 2013

ENIAC JU/CALL 2010/270722-2 ERG "ENERGY FOR A GREEN SOCIETY:

FROM SUSTAINABLE HARVESTING TO SMART DISTRIBUTION. EQUIPMENTS, MATERIALS, DESIGN SOLUTION AND THEIR APPLICATIONS". Luglio 2011- Giugno 2014

E2COGAN

SMB

L2 – Partecipazione a Progetti di Ricerca

1992/4

Ha partecipato al progetto Europeo, nell'ambito del Programma **ESPRIT III**,: "*Manufacturable Power MMICs for Microwave Systems Applications*", **MANPOWER**.

Prime Contractor: GEC Marconi Mat. Tech. Ltd, Towcester UK Finanz. tot: 6.000.000 ECU;

Partners: Oxley Developments Company Ltd (UK), Politecnico di Torino (I), Universitat de Cantabria (S), Argumens (D), University College Dublin, Università di Roma Tor Vergata (I), Philips Microwave (F), Dassault Electronique (F), Università di Padova (I), Universitaet Wien (A), Telettra SpA (I), Telettra Espana (ES), Ceselsa (ES), Siemens AG (D).

Durata: 36 mesi; Finanziamento Padova: 60.000 ECU; Resp. per Padova: prof. E. Zanoni;

Argomento: Il progetto aveva come obiettivo la realizzazione di un circuito amplificatore di potenza in tecnologia MMIC utilizzando dispositivi HEMT pseudomorfici. L'Università di Padova si è occupata dell'aspetto affidabilistico dei singoli componenti mediante prove di vita accelerate in regime di elettroni caldi.

1995/8

Ha partecipato al progetto Europeo, nell'ambito del programma **Standard Measurement and Testing (SMT)**: "*Procedures for the early phase evaluation of reliability of electronic components by development of CECC rules*" **PROPHECY**, coordinato dall'Univ. di Padova, Prime Contractor: Padova Ricerche (I) Finanziamento: 944.882 ECU

Partners: NMRC, Siemens, ST Microelectronics, Alcatel SEI, Università di Padova, Università di Parma, CNR-Lamel Bologna, Istituto Demokritos, Grecia; LPCS/ENSERG;

Durata: 25 mesi; Finanziamento Padova: 92.000 ECU; Resp. per Padova: prof. E. Zanoni;

Argomento: Il progetto aveva come obiettivo la standardizzazione dei test e delle strutture di test per la valutazione dell'affidabilità dei circuiti integrati (con riferimento a elettromigrazione, hot electrons, scariche elettrostatiche). L'Università di Padova si è occupata della standardizzazione dei test e delle strutture di protezione per le scariche elettrostatiche, in collaborazione con Siemens (Monaco).

1997/1998

Ha partecipato al progetto di ricerca tra l'Univ. di Padova e l'Agenzia Spaziale Europea (ESA) "*Assessment of Electrical Degradation on the NE242 by Operation in the 'Kink' Zone*"

Finanziamento: 25.000 ECU; Durata: 1 anno; Responsabile: Prof. A Paccagnella,

Argomento: La ricerca era mirata alla valutazione della stabilità di dispositivi elettronici commerciali (NEC NE242) per alte frequenze polarizzati in regime di elettroni caldi. Tali dispositivi hanno dimostrato una buona stabilità e sono stati successivamente utilizzati per realizzare sistemi elettronici mandati in orbita su uno dei satelliti ESA.

1997/1998

Ha partecipato al progetto di ricerca tra l'Università di Padova e l'Ufficio Europeo dell'Esercito Americano (US-ARMY European Office) dal titolo: "*Study of Hot Electron effects, Breakdown and Reliability in FETs, HEMTs and HBTs*",

Finanziamento: 50.000 USD, Durata: 1 anno; Responsabile: Prof. E. Zanoni,

Argomento: La ricerca era mirata alla caratterizzazione dei dispositivi elettronici per alte frequenze in regime di elevati campi elettrici. In particolare si è studiato il fenomeno della ionizzazione da impatto e la sua influenza sul breakdown e sulla stabilità di dispositivi.

1998/1999

Ha partecipato al progetto tra l'Università di Padova e l'Ufficio Europeo dell'Esercito Americano (US-ARMY) dal titolo "*TLP measurements on Heterojunction Devices*",

Finanziamento: 30.000 USD, Durata: 1 anno; Responsabile: Prof. E. Zanoni,

Argomento: La ricerca era mirata alla caratterizzazione del breakdown di dispositivi elettronici per alte frequenza tramite la tecnica ad impulsi di corrente di durata inferiore a 100 ns. Grazie a questa tecnica di misura, che elimina gli effetti di autoriscaldamento, è stato possibile caratterizzare, in modo non distruttivo, i dispositivi in regime di breakdown.

1999/2000

Ha collaborato all'attività di ricerca tra L'Università di Padova e General Electric nelle seguenti tematiche: 1) "*Wide Bandgap Device Analysis and Modeling*"; 2) "*Spice Modeling of Integrated Silicon Carbide (SiC) Devices*" 3) "*Reliability Physics of GaN Light Emitting Diodes*".

Finanziamento: 20.000 USD; Durata: 1 anno; Responsabile: Prof. E. Zanoni,

Argomento: l'obiettivo della ricerca era la caratterizzazione e l'analisi della stabilità di dispositivi su SiC e GaN (transistor e LED) nonché l'interpretazione delle instabilità presenti (legate alla presenza di difetti e di stati trappola e all'incompleta ionizzazione dei droganti) al fine di estrarre modelli circuitali adeguati.

1999/2000

Partecipa ad un progetto dell'Agenzia Spaziale Italiana (ASI) "*Caratterizzazione ed Affidabilità di High Electron Mobility Transistors (HEMTs) su InP per Applicazioni Spaziali*"

Finanziamento: 200 milioni (Padova 40 milioni); Durata: 1 anno; Resp.: Prof. E. Zanoni,

Argomento: L'obiettivo generale riguardava la caratterizzazione, il modeling e l'affidabilità degli attuali circuiti MMIC (Microwave Monolithic Integrated Circuits) con dispositivi HEMTs su InP. L'unità di Padova ha avuto il compito di studiare l'affidabilità e gli effetti indotti da elettroni caldi in dispositivi HEMT su InP.

2000/2001

Partecipa ad un progetto dell'Agenzia Spaziale Italiana (ASI) "*Nuove tecnologie di dispositivi elettronici a microonde ad alta efficienza per trasmettitori a bordo satellite*"

Finanziamento: 100 milioni (Padova 20 milioni); Durata: 1 anni; Resp. Prof. E. Zanoni,

Argomento: Il progetto ha confrontato le tecnologie presenti che dovevano essere impiegate per la realizzazione di amplificatori di potenza per microonde usati a bordo di satelliti. Sono stati considerati MESFETs e PHEMTs su GaAs, LDMOS su Si e dispositivi su SiC e GaN.

1999/2001

E' inserito nel programma di ricerca MURST (ex 40%): "Microelettronica ad Iperfrequenze per Telecomunicazioni", Resp. Nazionale Prof. Claudio Canali, resp. Locale Prof. Zanoni.

Finanziamento: 747 Milioni. (Padova 87 milioni); Durata: 2 anni;

Argomento: **Generale:** Sviluppo di modelli e metodi di progetto per la valutazione ed ottimizzazione delle prestazioni tecnologiche avanzate per la realizzazione di circuiti impiegati nei sistemi di comunicazione ad iperfrequenze. **Padova:** Caratterizzazione sperimentale dei fattori e dei meccanismi di degradazione che limitano la massima potenza DC e rf di HEMT pseudomorfici su GaAs e di HEMT su InP e la valutazione delle prestazioni e dell'affidabilità di FET su materiali ad ampio energy gap (SiC e GaN).

1997/2001

E' inserito nel progetto finalizzato CNR Materiali e Dispositivi per l'Elettronica a Stato Solido, Il **MADESSII**, Meccanismi di guasto (**SP5.2.2**) dal titolo: "*Affidabilità e fisica dei meccanismi di guasto dei dispositivi elettronici a semiconduttori composti*"

Finanziamento: circa 150 milioni; Durata: 36 mesi; Responsabile: Prof. E. Zanoni,

Argomento: Individuare e caratterizzare i principali meccanismi di guasto dei dispositivi elettronici a semiconduttori composti che sono attualmente in fase di sviluppo per applicazioni analogiche a microonde ed onde millimetriche. In particolare, per quanto riguarda MESFET e PHEMT su GaAs si è effettuata una caratterizzazione approfondita dei problemi affidabilistici legati alla presenza di elettroni caldi e ionizzazione da impatto nei dispositivi per applicazioni di media e alta potenza, in funzione di parametri tecnologici.

1997/2001

E' inserito nel progetto finalizzato CNR Materiali e Dispositivi per l'Elettronica dello Stato Solido II, **MADESSII**,: Tecnologie e Circuiti Integrati di Potenza (**SP 2.2.1**) dal titolo: "*Problematiche di affidabilità e modellistica di strutture parassite in tecnologia BCD*"

Finanziamento: circa 200 milioni; Durata: 36 mesi; Responsabile: Prof. G. Spiazzi,

Argomento: Caratterizzazione, ottimizzazione e progettazione di circuiti di protezione contro le scariche elettrostatiche (ESD) in circuiti integrati smart-power in tecnologia BCD-5. In particolare, dall'analisi dei dati ottenuti dalla caratterizzazione delle strutture di protezione esistenti, si sono individuati i modi e i meccanismi di guasto responsabili della bassa robustezza alle ESD e sono stati quindi individuate le soluzioni tecnologiche che hanno permesso di ottenere elevati livelli di robustezza ESD.

1997/2001

E' inserito nel programma di ricerca del progetto finalizzato CNR CNR Materiali e Dispositivi per l'Elettronica dello Stato Solido II, **MADESSII**, Dispositivi al silicio ed a semiconduttori composti (**SP 1.2.1**) dal titolo "*Sviluppo di tecnologie per la realizzazione di dispositivi elettronici a base di SiC*".

Finanziamento: circa 100 milioni; Durata: 36 mesi; Responsabile: Prof. E. Zanoni,

Argomento: L'obiettivo generale del progetto era la formazione di un team italiano che avesse le competenze specifiche per la realizzazione di dispositivi su Carburo di Silicio (SiC) per applicazioni di potenza ad alte frequenze. L'unità di Padova si e' occupata della caratterizzazione di un dispositivo prototipo (6H-SiC JFET) ottenendo informazioni sul breakdown a canale aperto e chiuso e ha caratterizzato il ruolo dei livelli profondi.

2001/2

Partecipa ad un progetto dell'Agenzia Spaziale Italiana (ASI) "Characterization, Modelling and Reliability of GaN Based microwave power transistors for high efficiency transmit spaceborn systems" _

Finanziamento: 100 milioni (Padova 20 milioni); Durata: 1 anni; Resp. Prof. E. Zanoni,

Argomento: Il progetto si proponeva di confrontare le tecnologie impiegate per la realizzazione di amplificatori di potenza per microonde usati a bordo di satelliti. Sono state studiate diverse figure di merito sui dispositivi in esame quali efficienza e prestazioni in potenza, breakdown, comportamento in temperatura, resistenza alle radiazioni.

2002

Ha collaborato all'attività di ricerca tra L'Università di Padova e GELCORE "*Reliability Physics of GaN Ligth Emitting Diodes*".

Finanziamento: 60.000 USD, Durata: 10 mesi; Responsabile: Prof. E. Zanoni,

Argomento: l'obiettivo della ricerca era lo studio delle caratteristiche e della affidabilità di dispositivi LED su GaN. Bisognava condurre test accelerati ed identificare modi e meccanismi di guasto. Come risultato finale si voleva ottenere una legge di degradazione analitica che potesse predire il tempo di vita di un LED una volta fissate le condizioni operative (corrente e tensione) e ambientali (Temperatura).

2002/3

Ha partecipato al progetto tra l'Università di Padova e l'Ufficio Europeo dell'Esercito Americano (US-ARMY) dal titolo "*Reliability and breakdown in conventional and wide-band-gap power microwave devices*",

Finanziamento: 100.000 USD, Durata: 2 anni; Responsabile: Prof. E. Zanoni,

Argomento: La ricerca era mirata allo studio e caratterizzazione dell'affidabilità e del breakdown di dispositivi elettronici per alte frequenze e alte potenze a semiconduttori compositi tradizionali e a largo Energy Gap.

2004/5

Partecipa al progetto PRIN dal titolo "*Analisi della suscettibilità alla radiofrequenza ed alle scariche elettrostatiche di blocchi funzionali di circuiti integrati in tecnologia BCD per applicazioni SMPS*",

Finanziamento PD: 85000 EURO, Durata: 2 anni; Responsabile Locale: Prof. G. Spiazzi,

Argomento: L'obiettivo di questo progetto è migliorare la robustezza di circuiti integrati destinati al controllo di sistemi di alimentazione a commutazione che operino in un ambiente elettromagneticamente inquinato.

Altri Progetti da aggiornare:

PRIN Zanoni 2007

Progetto di Ateneo Zanoni 2008

MANGA 125 k\$

ONR - MAKI 450K\$

HUAWEY 100 kEuro

GARANTE

SKY MED

NXP

M - Attività scientifica dettagliata

Dal 1992 ad oggi Gaudenzio Meneghesso ha svolto attività di ricerca nell'ambito della caratterizzazione elettrica/funzionale, modellizzazione e studio dei modi e meccanismi di guasto di dispositivi elettronici e circuiti integrati.

Gaudenzio Meneghesso ha **avviato autonomamente tre nuove linee di ricerca** grazie all'instaurazione di una rete di collaborazioni:

- I. **Studio, collaudo e miglioramento di strutture di protezione da scariche elettrostatiche (ESD) per circuiti integrati CMOS e SMART POWER (tecnologia BCD, Bipolar, CMOS, DMOS) anche mediante l'utilizzo di tecniche diagnostiche innovative per l'analisi dei modi e meccanismi di guasto di componenti e circuiti integrati**
- II. **Caratterizzazione elettrica, modellizzazione e affidabilità di RF-MEMS switches per antenne riconfigurabili**
- III. **Caratterizzazione, sviluppo di tecniche in-line e studio dell'affidabilità di celle solari fotovoltaiche.**

Ha inoltre **contribuito** in modo rilevante **all'avvio di altre due nuove linee di ricerca**:

- IV. **Caratterizzazione e studio dell'affidabilità di dispositivi emettitori di luce (LED, Light Emitting Diodes) mediante tecniche elettriche, ottiche e microscopiche.**
- V **Caratterizzazione elettrica, modellizzazione e affidabilità di dispositivi elettronici su semiconduttori ad ampio Energy Gap (GaN e SiC).**

Infine, dal 1992 ad oggi ha **contribuito allo sviluppo di una tematica** di ricerca già presente :

- VI. **Caratterizzazione elettrica, modellizzazione e affidabilità di dispositivi a microonde con particolare riferimento ai fenomeni connessi agli elettroni caldi (ionizzazione da impatto, breakdown, emissione di luce, degradazione dovuta a portatori caldi).**

PUBBLICAZIONI:

I risultati delle attività di ricerca, iniziate nel 1992, sono stati presentati/pubblicati (o sono in corso di presentazione/pubblicazione) in **552** articoli così suddivisi:

194 su riviste internazionali con referee,

355 a conferenze internazionali con referee (tra cui: **70 Invited** e **8 "Best Paper Award"**),

3 capitolo di libro.

Titolare anche di **4** Brevetti

La caratterizzazione e lo studio dell'affidabilità di dispositivi elettronici richiede l'interazione di diverse competenze e quindi la cooperazione di gruppi di ricercatori, talora numerosi, con la partecipazione delle industrie produttrici di componenti, dei ricercatori coinvolti nella caratterizzazione e nello studio dell'affidabilità di dispositivi innovativi, degli esperti di specifiche tecniche di analisi. Per ciascun tema di ricerca, Gaudenzio Meneghesso ha cercato quindi di instaurare e mantenere il coordinamento di rapporti di collaborazione che garantissero la necessaria complementarità.

L'attività svolta e' descritta dettagliatamente nel seguito.

I. STUDIO, COLLAUDO E MIGLIORAMENTO DI STRUTTURE DI PROTEZIONE DA SCARICHE ELETTROSTATICHE (ESD) PER CIRCUITI INTEGRATI CMOS E SMART POWER (TECNOLOGIA BCD, BIPOLAR, CMOS, DMOS) ANCHE MEDIANTE L'UTILIZZO DI TECNICHE DIAGNOSTICHE INNOVATIVE PER L'ANALISI DEI MODI E MECCANISMI DI GUASTO DI COMPONENTI E CIRCUITI INTEGRATI

I.1 Sommario

E' stato condotto uno studio di caratterizzazione, collaudo e sviluppo di strutture di protezione realizzate in tecnologia CMOS e SMART POWER (BCD, Bipolar, CMOS, DMOS, e BCD SOI, Silicon On Insulator) analizzate tramite misure elettriche, misure di elettroluminescenza (microscopia ad emissione) e simulazioni elettro-termiche drift-diffusion bidimensionali (DESSIS-ISE). In questo contesto si sta studiando una nuova metodologia di sviluppo di strutture di protezione, basata sull'utilizzo combinato delle tecniche di misura e di simulazione sopra citate, che consente di ridurre enormemente i tempi di sviluppo normalmente richiesti. L'attività di ricerca finora svolta ha prodotto nuove strutture di protezione con maggiori livelli di robustezza ESD nonché risultati scientifici rilevanti pubblicati su riviste o presentati a conferenze (anche con relazioni ad invito). E' stato anche sviluppato uno strumento di misura e collaudo basato sul metodo della linea di trasmissione carica (TLP), con prestazioni superiori a quelli precedentemente esistenti.

I.2 Introduzione

Le scariche elettrostatiche (ElectroStatic Discharge, ESD) e gli overstress elettrici (Electrical OverStress EOS) rappresentano un problema molto importante nella realizzazione, manipolazione e assemblaggio di circuiti integrati (IC's). Dati recenti imputano a questi fenomeni più del 40 % di tutti i guasti osservati nei circuiti integrati con evidenti ripercussioni negative sui costi di produzione.

La continua evoluzione tecnologica, verso circuiti e sistemi con prestazioni sempre maggiori, contribuisce a mantenere il problema delle ESD sempre attuale, rendendo necessaria una corrispondente continua riprogettazione di strutture di protezione robuste ed efficienti. Si pensi, ad esempio, al lavoro reso necessario dal continuo "scaling down" dei dispositivi elettronici, che comporta un continuo indebolimento delle strutture di protezione a causa dell'aumento della densità di potenza dissipata durante l'evento ESD, oppure ai problemi che si sono dovuti affrontare a causa dell'introduzione dei contatti a base di siliciuri (per ridurre le resistenze parassite di source e di drain nei dispositivi MOS) che però comportano una non uniforme distribuzione della corrente di scarica (current crowding) con conseguente riduzione della robustezza delle strutture stesse, si pensi ancora ai problemi che si stanno attualmente affrontando per la progettazione di strutture di protezione da inserire nelle tecnologie "Silicon On Insulator" (SOI) con gli evidenti problemi di smaltimento del calore generato dalla dissipazione di potenza.

I.3 Problematiche aperte

In questo contesto risulta di fondamentale importanza disporre di efficienti strumenti di sviluppo per la realizzazione di nuove metodologie di progetto e valutazione che siano in grado di produrre, in tempi brevi, strutture di protezione capaci di proteggere i circuiti integrati con un elevato margine di sicurezza.

Convenzionalmente, lo sviluppo delle strutture di protezione richieste da una nuova generazione della tecnologia, viene effettuato con i seguenti passi:

- 1) progettazione di nuove strutture di protezione basate su regole empiriche, ricavate dall'esperienza maturata durante lo studio dei processi tecnologici precedenti. Generalmente vengono progettate strutture caratterizzate da numerose varianti di di layout e circuitali;
- 2) realizzazione delle nuove strutture nella nuova tecnologia;
- 3) caratterizzazione statica e dinamica delle strutture realizzate;
- 4) modellizzazione delle strutture di protezione mediante simulatori circuitali e di dispositivo;
- 5) valutazione sperimentale della robustezza ESD mediante sistemi capaci di emulare i diversi eventi di ESD come: Human Body Model (HBM), Machine Model (MM), Charged Device Model (CDM);
- 6) analisi di guasto delle strutture danneggiate da ESD e identificazione dei modi e dei meccanismi di guasto e delle soluzioni correttive,
- 7) progettazione di nuove strutture di protezione basate sui dati ottenuti nelle fasi precedenti.

Questo modo di procedere, anche se talvolta efficace, comporta un dispendio di risorse umane e materiali estremamente elevato. Inoltre introduce ritardi nello sviluppo e nella applicazione delle nuove tecnologie che risultano quasi sempre inaccettabili.

In questo contesto, Gaudenzio Meneghesso in collaborazione con STMicroelectronics, sta mettendo a punto una nuova metodologia di sviluppo di strutture di protezione basata sull'utilizzo combinato di appropriate tecniche di misura e di simulazione. L'obiettivo di questa nuova metodologia di sviluppo è quello ottenere strumenti e simulatori che permettano una valutazione "predittiva" (cioè prima che i nuovi processi producano effettivamente le strutture di test) dei livelli di suscettibilità alle ESD e che consentano quindi di ottimizzare le strutture di protezione senza dover necessariamente attendere i test sulle strutture reali. Queste ultime servono quindi solo per verificare che la predizione sia corretta. Questo modo di procedere consentirà di ridurre enormemente i tempi di sviluppo attualmente richiesti con la metodologia convenzionale.

I.4 Sintesi dell'attività di ricerca

Sulla base dell'esperienza guadagnata nell'ambito di un periodo di studi trascorso presso l'Università di Twente (Olanda) e durante la partecipazione ad un progetto Europeo triennale "PROPHECY", nel programma Standard Measurements and Testing, riguardante, tra l'altro, la standardizzazione delle strutture e delle metodologie di test per strutture di protezione da ESD, Gaudenzio Meneghesso, in collaborazione con Infineon e STMicroelectronics, ha dato inizio ad una nuova linea di ricerca, allora non presente in alcun Ateneo Italiano, riguardante lo sviluppo di strutture di protezione per scariche elettrostatiche. E' stato condotto uno sviluppo di strutture di protezione realizzate in tecnologia CMOS e SMART POWER (BCD, Bipolar, CMOS, DMOS e BCD SOI, Silicon On Insulator), analizzate tramite misure DC e impulsive, misure di elettroluminescenza (microscopia ad emissione) e simulazioni elettro-termiche drift-diffusion bidimensionali (con il sistema CAD commerciale DESSIS-ISE). Grazie ad un uso combinato delle suddette tecniche, si sono potute identificare regole di progettazione per migliorare la robustezza alle ESD delle strutture di protezione.

I.4.1 Tematiche di ricerca

Gaudenzio Meneghesso ha affrontato le seguenti tematiche di ricerca:

1. Caratterizzazione dinamica delle strutture di protezione con valutazione del tempo di accensione, tramite electron beam testing, per poter valutare l'efficacia delle strutture durante eventi ESD molto veloci (come nel caso del Charged Device Model caratterizzato da transitori inferiori al ns);
2. Sviluppo una metodologia di test ripetibile ed accurata, basata su un sistema di misura ad impulsi estremamente brevi (<100 ns) nota come Transmission Line Pulse (TLP), che permette di ottenere una completa caratterizzazione delle strutture di test in regime di scarica elettrostatica;
3. Caratterizzazione di strutture di protezione in diverse tecnologie CMOS (da 0.8 a 0.35 μm), in particolare identificazione di regole di layout che massimizzano la robustezza ESD;
4. Sviluppo e caratterizzazione di strutture di protezione in tecnologia SMART POWER BCD (Bipolare CMOS DMOS);
5. Sviluppo e caratterizzazione di strutture di protezione in tecnologia SOI (Silicon On Insulator) BCD-SOI200 (per strutture fino a 200 V);
6. Sviluppo e caratterizzazione di strutture di protezione in tecnologia CMOS ad alta tensione (HVCMOS)

I.4.2 Risultati principali

I risultati più importanti e originali ottenuti sono stati:

1. Per la caratterizzazione della risposta dinamica delle strutture di protezione ha utilizzato, per la prima volta, un sistema di test basato su fascio elettronico (e-beam), che ha permesso di misurare transitori temporali con risoluzione fino a 10 ps;
2. Utilizzando il sistema a fascio elettronico sopra menzionato è stato calcolato il tempo di accensione delle strutture di protezione da scariche elettrostatiche (inferiore al nanosecondo) ed è stata verificata l'efficacia delle strutture rispetto a eventi ESD veloci (come il Charged Device Model, CDM, caratterizzati da transitori inferiori al ns). I risultati sperimentali sono stati interpretati mediante simulazioni ottenute con un modello SPICE del transistor bipolare opportunamente sviluppato che modella il fenomeno della ionizzazione da impatto. E' stato inoltre studiata la dipendenza del tempo di accensione dai parametri di layout;

3. E' stato realizzato un sistema di misura basato sul principio della linea carica di trasmissione (Transmission Line Pulse, TLP) capace di generare impulsi di tensione/corrente con fronti di salita inferiori al nanosecondo, di durata variabile (50 ns – 500 ns) e con impulsi di corrente fino a 14 A. Di tale sistema è stato realizzato un prototipo commerciale che presenta prestazioni superiori ai sistemi già presenti nel mercato;
4. E' stata identificata (in fase preliminare) una nuova metodologia "predittiva" per lo sviluppo di strutture di protezione contro scariche elettrostatiche. Mediante un uso combinato dei risultati sperimentali e dei risultati di simulazioni 2D elettrotermiche, è possibile, definendo un opportuno criterio di fallimento, ottenere una predizione della robustezza ESD di strutture di protezione. Si può quindi procedere all'ottimizzazione delle strutture di protezione senza dover necessariamente attendere il test su strutture reali con ovvi vantaggi sui costi di sviluppo (in termini sia di tempo che di denaro);
5. Sono state sviluppate nuove strutture di protezione, in tecnologia BCD, contro scariche elettrostatiche con livelli di robustezza ESD di molto migliorati rispetto alle precedenti (si sono raggiunti e superati gli 8 kV HBM sulla gran parte delle tecnologie studiate).

I.5 Contributo scientifico dettagliato:

I.5.1 Sviluppo di un sistema di misura impulsivo per la caratterizzazione di strutture di protezione da ESD.

E' stato realizzato un sistema di generazione di impulsi di corrente basato sulla tecnica del Transmission Line Pulsing (TLP), che permette la caratterizzazione I-V delle strutture di protezione e la misura della loro robustezza ESD. Dello strumento e' disponibile una versione che consente di variare (a step) la durata dell'impulso da 20 ns a 500 ns, con tempi di salita dell'ordine del ns, e correnti impulsive fino a 14 A su 10 ohm, 7 A su 50 ohm, velocità di ripetizione: 120 impulsi al minuto. Va sottolineato che attualmente i sistemi disponibili commercialmente o nei laboratori di ricerca internazionali sono limitati a 10 A in condizioni di corto circuito, 5A su 50 ohm, velocità di ripetizione: 10 impulsi al minuto (!). In questo contesto è stato avviato uno "spin-off" Universitario, ai sensi della legge 297, che ha realizzato un prototipo commerciale del sistema di misura. E' inoltre stato sviluppato un sistema di misura capace di testare i dispositivi "on-wafer".

Grazie a questo sistema di misura è possibile la caratterizzazione elettrica non distruttiva in regime ESD (con correnti oltre i 10 A) delle strutture di protezione. I dati ottenuti da questa caratterizzazione sono di fondamentale importanza per una completa caratterizzazione delle strutture di protezione nonché rilevanti per la corretta calibrazione dei simulatori di dispositivo 2D/3D.

I.5.2 Analisi del comportamento dinamico delle strutture di protezione

E' stato studiato il comportamento dinamico dei circuiti di protezione sottoposti a ESD. Il modello che viene attualmente considerato più realistico per gli eventi ESD è il Charged Device Model (CDM), che e' caratterizzato da tempi di salita inferiori al nanosecondo; ci si può chiedere quindi se i dispositivi di protezione più comunemente usati (transistori bipolari parassiti in nMOS con gate a massa), sono in grado di accendersi, e assorbire elevati livelli di corrente, in modo sufficientemente veloce per effettuare la funzione di protezione per cui sono stati progettati. Nel corso del lavoro svolto si è data risposta a questa domanda attraverso misure e simulazioni (SPICE) del tempo di risposta del transistor bipolare parassita. A causa dei tempi di accensione in gioco (inferiori al nanosecondo) le misure sono state effettuate mediante un sistema di misura stroboscopico a fascio elettronico (EBT, Electron Beam Testing) con 150 picosecondi di risoluzione temporale. Un tradizionale sistema a micropunte, a causa delle capacità parassite introdotte, non consentirebbe la misura di transistori così veloci. *Va sottolineato che mai in precedenza era stato usato un sistema EBT applicato allo studio di protezioni da ESD.*

Sono stati studiati dispositivi realizzati sia dall'Università di Twente (Olanda) ottenuti da un processo CMOS da 0.8 μm sia dispositivi forniti dalla PHILIPS (processo CMOS da 0.5 μm). I dispositivi analizzati erano caratterizzati da diversi valori dei parametri di layout (lunghezza e larghezza di gate, distanza tra gate e drain e tra gate e source) allo scopo di studiare l'influenza di questi parametri sul tempo di accensione.

Attraverso i risultati di misure e simulazioni si e' dimostrato che il parametro di layout a cui il tempo di accensione risulta essere più sensibile e' la lunghezza di gate dell'nMOS (larghezza di base del bipolare parassita). Come era atteso il tempo di accensione dipende in modo quadratico dalla lunghezza di gate (= larghezza di base). E' stato infine verificato che

nelle tecnologie considerate, dispositivi nMOS con lunghezze di gate maggiori di 1.25 μm non sono efficaci per essere utilizzati in strutture di protezione contro le scariche elettrostatiche secondo il modello CDM a causa dei lunghi tempi di accensione.

I.5.3 Modellizzazione SPICE delle strutture di protezione

E' stato definito un modello SPICE del bipolare laterale parassita presente nelle strutture di protezione a "GGMOSFET" (Grounded Gate MOSFET), che è l'elemento fondamentale di protezione. Questo modello SPICE descrive gli effetti di moltiplicazione a valanga mediante un semplice ma accurato modello fisico della ionizzazione da impatto che tiene conto dell'energia acquisita dagli elettroni nella regione di carica spaziale (RCS) base-collettore del transistor. A tale scopo, sono stati estratti i parametri SPICE dei dispositivi utilizzando ICCAP (l'estrattore di parametri SPICE distribuito da HP), ed e' stato introdotto un generatore di corrente non lineare tra base e collettore che riesce a modellizzare gli effetti della ionizzazione da impatto. Il modello SPICE realizzato descrive accuratamente sia lo snap-back delle caratteristiche statiche I-V, sia le caratteristiche di accensione in regime dinamico del bipolare parassita.

I.5.4 Valutazione della robustezza ESD di strutture di protezione mediante i modelli Human Body Model (HBM), Transmission Line Pulse (TLP) e Charged Device Model (CDM)

E' stata studiata la robustezza di strutture di protezione contro ESD realizzate mediante diverse tecnologie (tecnologia CMOS da 0.6 μm , tecnologia CMOS da 0.35 μm , tecnologia BCD3 e BCD5 per SMART POWER da 0.6 μm). Diverse strutture di protezione sono state caratterizzate sperimentalmente tramite test HBM, TLP e CDM. Sono stati considerati diversi parametri di layout per le varie tecnologie. I risultati sperimentali, assieme alle successive analisi di guasto, hanno permesso di ottenere fondamentali informazioni relative al disegno di strutture con migliori prestazioni in termine di robustezza ESD. I risultati sperimentali hanno permesso di individuare i valori ottimali dei parametri di layout più significativi per ottenere il giusto compromesso tra l'esigenza di avere strutture molto robuste e quella di non occupare troppa area del circuito integrato.

I.5.5 Individuazione dei modi e meccanismi di guasto di strutture di protezione sottoposte a test di scariche elettrostatiche mediante analisi di guasto

In collaborazione con ETH Zurigo, STMicroelectronics e Università di Cagliari DIEE, che dispongono di sistemi di analisi di guasto adeguati (Scanning Electron Microscopy SEM, Emission Microscopy EMMI, Electron Beam Induced Current EBIC) sono state analizzate le strutture di protezione fallite dopo essere state sottoposte a test ESD. Dalle analisi effettuate sono stati individuati i modi e i meccanismi di guasto e sono stati individuati i motivi fisici dei diversi livelli di robustezza ESD osservati in dispositivi con diversi parametri di layout ad esempio:

1. Dispositivi GGMOSFET con minima distanza tra il contatto di gate e quello di drain presentavano una bassa robustezza ESD a causa del fenomeno di "current crowding" per l'assenza dell'effetto di "Ballast Resistor" introdotto dalla resistenza parassita di drain;
2. Dispositivi GGMOSFET con massima distanza tra il contatto di gate e quello di drain presentavano una bassa robustezza ESD a causa dell'elevata resistenza parassita totale della struttura (elevata resistenza parassita di drain) con conseguente elevata potenza dissipata durante la scarica ESD;
3. Dispositivi GGMOSFET con minima lunghezza di gate presentavano una elevata robustezza ESD a causa della maggiore efficienza del transistor bipolare laterale parassita (lunghezza di gate = larghezza di base del bjt parassita);

I.5.6 Simulazione 2D/3D di strutture di protezione BCD-SOI200 con il programma DESSIS di ISE-TCAD

Gli studi effettuati sulle strutture di protezione per alta tensione, in tecnologia **BCD-SOI200**, hanno fornito informazioni fondamentali ed originali per lo sviluppo di nuove strutture di protezione. In tale ambito, in collaborazione con STMicroelectronics (TPA) sono state effettuate simulazioni 2D (programma ISE-TCAD DESSIS) che hanno permesso la comprensione del comportamento dei dispositivi durante il transitorio ESD. A tal proposito, per

la corretta calibrazione del simulatore, è stato di fondamentale importanza l'utilizzo della caratterizzazione elettrica statica e dinamica (utilizzando principalmente il sistema TLP)

Tra i risultati più importanti ottenuti in questo ambito (che hanno ricevuto un grande interesse da parte della comunità scientifica) vi è sicuramente quello di avere individuato dei criteri per predire la robustezza ESD delle strutture simulate. La corrispondenza tra i risultati teorici e quelli sperimentali è risultata ottima. Tali risultati sono stati presentati alla conferenza EOS/ESD 2001 che risulta essere la più importante conferenza internazionale relativa alle ESD.

Va sottolineato che, grazie all'utilizzo di appropriate tecniche di misura e di simulazione, è stato possibile ridurre enormemente i tempi di sviluppo normalmente richiesti con ovvie benefiche ripercussioni su tutto il ciclo produttivo.

1.5.7 Ottimizzazione di strutture di protezione da scariche elettrostatiche

Dai risultati ottenuti nelle fasi precedenti sono state individuate delle soluzioni tecnologiche e circuitali originali che hanno permesso di migliorare notevolmente i livelli di robustezza ESD per le tecnologie smart power BCD (dalla BCD3 alla BCD8 e BCDSOI) : i) la configurazione DARLINGTON per le protezioni dei pad di alimentazione (VDD-VSS), ii) la struttura MOZART per la protezione dei pad I/O; iii) linee di alimentazione dedicate alle protezioni ESD.

Tenendo presente che i livelli di robustezza ESD richiesti dagli utilizzatori di ICs variano significativamente a seconda delle applicazioni (si va dai 4 kV HBM per le memorie ai 16 kV e oltre richiesti per i circuiti da utilizzare per applicazioni automobilistiche) le nuove strutture realizzate di hanno raggiunto notevoli livelli di robustezza:

- Oltre 6 kV HBM per strutture in BCD3, con W da 150 μm (Bipolari laterali in p-well e p-body),
- 8KV HBM per strutture di protezione in tecnologia BCD5 adatte per alimentazioni da 5V.
- 7 kV HBM e 4 kV HBM per strutture di protezione in tecnologia BCD5, BCD6 e BCD8 adatte per circuiti alimentati rispettivamente a 20 V e a 40 V.
- 8KV HBM per strutture di protezione in tecnologia BCD-SOI200 adatte per alimentazioni da 5V.

1.5.8 ESD su GaN-LED

In questa fase di ricerca sono è stata studiata, per la prima volta in letteratura, la robustezza alle scariche elettrostatiche di LED su GaN commerciali di tre diversi costruttori, cresciuti su Zaffiro o Carburo di Silicio. I dispositivi danneggiati da ESD sono stati caratterizzati con diverse tecniche come: emission spectroscopy, SEM, EBIC e altre tecniche di indagine. I risultati possono essere così riassunti:

1. Sono stati ottenuti valori di robustezza ESD molto diversi sui LED dei diversi costruttori che variano da 1 kV HBM a 8 kV HBM.
2. Sono state riscontrate basse robustezze ESD in polarizzazione HBM inversa sui dispositivi caratterizzati da un elevato leakage iniziale e da una emissività poco uniforme sulla superficie del dispositivo. In questi dispositivi i danni sono distribuiti casualmente sulla superficie dei dispositivi suggerendo la presenza di punti deboli rappresentati da difetti che possono promuovere interdiffusione di metallo e corto-circuito della giunzione;
3. Un disegno di layout non ottimizzato nei dispositivi cresciuti su Zaffiro causa current-crowding (individuato mediante tecniche di emissione) che determina guasti prematuri dovuto alla fusione del metallo nella zona ad elevata densità di corrente;
4. I dispositivi cresciuti su SiC, e che adottano un flusso di corrente verticale e un layout ottimizzato, hanno raggiunto la maggiore robustezza ESD (8 kV HBM, 6 A TLP);
5. E' stata ottenuta una buona correlazione tra la robustezza ESD ottenuta mediante i modelli HBM e TLP.

1.6 Collaborazioni

Lo sviluppo di nuove strutture di protezione richiede la presenza di diverse competenze (processi, strumentazione, simulatori,...) a questo scopo è stata formata una fitta rete di collaborazioni tra diversi laboratori di ricerca che ha reso possibile affrontare e risolvere l'intero spettro dei problemi connessi con lo sviluppo dei circuiti di protezione. In particolare Gaudenzio Meneghesso ha avviato e mantiene il coordinamento di collaborazioni con i seguenti laboratori di ricerca:

- ◆ **ST-Microelectronics, (RD) Agrate, Milano, e ST-Microelectronics (TPA), Cornaredo, Milano** per disporre di processi tecnologici, simulatori 2D/3D e quindi strutture di protezione per dispositivi elettronici avanzati quali:
 1. CMOS fino a 0.25 μm ;
 2. CMOS per alta tensione (HVCMOS)
 3. SMART POWER (Bipolar CMOS, DMOS, BCD);
 4. Silicon On Insulator,
- ◆ **ETH Zurigo**, per la caratterizzazione mediante Emission Microscopy (EMMI) e analisi di guasto dei dispositivi falliti mediante SEM (Secondary Electron Microscopy);
- ◆ **Università di Cagliari** per analisi di guasto mediante EBIC (Electron Beam Induced Current) e SEM (Secondary Electron Microscopy).
- ◆ **Università di Bologna** per lo sviluppo e la messa a punto di simulatori di dispositivo e circuitali che descrivono accuratamente le strutture di protezione durante gli eventi ESD.

I.7 Programmi di ricerca

Nell'ambito di questa attività di ricerca, Gaudenzio Meneghesso, ha partecipato, e partecipa a diversi programmi di ricerca nazionali ed internazionali ed è responsabile di diversi contratti di consulenza (*tali progetti/contratti sono già stati descritti estesamente nel capitolo C3 – Progetti di ricerca e vengono qui solo citati*):

- 1995** Periodo di ricerca di 6 mesi presso l'Università di Twente (Enschede Olanda nell'ambito del programma della Comunità Europea "Human Capital and Mobility").
- 1998** Progetto Europeo "Procedures for the early phase evaluation of reliability of electronic components by development of CECC rules" PROPHECY.
- 1999** Responsabile scientifico dell'attività di ricerca finanziata da ST-Microelectronics TPA (Cornaredo, Milano) per la progettazione e realizzazione di strutture di protezione contro le scariche elettrostatiche in tecnologia BCD3 e BCD5.
- 1997-2001** Progetto Nazionale MADESS SP2 nella tematica, "caratterizzazione di strutture di protezione contro le ESD in tecnologia BCD"
- 2000-2001** Responsabile di un contratto di ricerca finanziato da ST-Microelectronics (Cornaredo, Milano) per la progettazione, realizzazione e caratterizzazione di strutture di protezione contro le scariche elettrostatiche nelle tecnologie BCD4, BCD5, BCD6 eBCD-SOI 200
- 2001** Responsabile di un contratto di ricerca finanziato da AMS Graz, Austria per la progettazione, realizzazione e caratterizzazione di strutture di protezione contro le scariche elettrostatiche
- 2002-2003** E' responsabile di un contratto di ricerca finanziato da ST-Microelectronics dal titolo "Progettazione, realizzazione e valutazione di circuiti di protezione da scariche elettrostatiche"
- 2002-2003** E' responsabile di un progetto di Ateneo dal titolo "microscopia ad emissione in elettroluminescenza per la caratterizzazione e il collaudo di componenti elettronici e optoelettronici e lcs".
- 2003-2004** E' responsabile di un contratto di ricerca finanziato da ST-Microelectronics (R&D Agrate, Milano) dal titolo "Sviluppo di tecnologie da 130-90 nm per memorie Flash"
- 2004-2005** Partecipa al progetto PRIN "Analisi della suscettibilità alla radiofrequenza ed alle scariche elettrostatiche di blocchi funzionali di circuiti integrati in tecnologia BCD per applicazioni SMPS",
- 2004-2005** E' responsabile di un Progetto di ricerca di Ateneo "Questioni aperte sull'affidabilità di circuiti ULSI con dimensioni di gate inferiori a 100 nm"
- 2005** E' responsabile di un contratto di ricerca finanziato da ST-Microelectronics (R&D Agrate, Milano) dal titolo "Sviluppo di tecnologie da 0.13 e 0.09 μm per memorie Flash"
- 2005** E' responsabile di un contratto di ricerca finanziato da ST-Microelectronics dal titolo "Sviluppo di strutture di protezione contro ESD per circuiti integrati in tecnologia BCD6, BCD8 e BCD_SOI"
- 2005-2006** Responsabile come subcontractor di STMicroelectronics del progetto di MEDEA+ "Safe IC Design for Robust Applications, (SIDRA)";
- 2005** E' responsabile per il DEI come subcontractor di STMicroelectronics del progetto MEDEA+ "Safe IC Design for Robust Applications, (SIDRA)". Progetto che vede tra i partners (Infineon, Philips, Alcatel, Bosch, STMicroelectronics,...).
- 2006** E' responsabile di un contratto di ricerca finanziato dall'ST-Microelectronics R&D (Agrate, Milano) "Sviluppo di sistemi di misura avanzati e caratterizzazione di strutture di protezione ESD in Processi flash sub-micrometrici";
- 2006** E' responsabile di un contratto di ricerca finanziato dall'ST-Microelectronics TPA (Agrate, Milano) "Sviluppo e caratterizzazione di strutture ESD (protezione alle scariche elettrostatiche) su piattaforme BCD"
- 2007/2008** E' responsabile di un contratto di ricerca finanziato dall'ST-Microelectronics R&D (Agrate, Milano) "Sviluppo di sistemi di misura avanzati e caratterizzazione di strutture di protezione ESD in Processi flash sub-micrometrici"

2008 E' responsabile di un contratto di ricerca finanziato dall'ST-Microelectronics TPA (Agrate, Milano)
"Sviluppo e caratterizzazione di strutture ESD (protezione alle scariche elettrostatiche) su
piattaforme BCD/HVCMOS"

I.8 Rilevanza scientifica e riconoscimenti

La rilevanza scientifica dei risultati ottenuti e' dimostrata dalla considerazione ricevuta in ambito internazionale con il conferimento di **Tre BEST PAPER AWARD** alle conferenze European Symposium on the Reliability Physics and Failure Analysis, ESREF1996, ESREF 1999 e ESREF2007 e con l'attribuzione di **Cinque relazioni ad invito a conferenze internazionali** rilevanti nell'ambito dell'affidabilità (RCJ 1997, Kamata, Japan, International Reliability Physics Symposium, IRPS 2000 e 2008, European Symposium on the Reliability Physics and Failure Analysis, ESREF 2000, 3rd EOS/ESD/EMI WORKSHOP, "Immunity of electronic applications to electrical (EOS/ESD) and electromagnetic (EMI) stresses: From system level to chip level"

Ha fatto e fa parte del **Technical Program Committee della conferenza EOS/ESD Symposium** che rappresenta la conferenza di riferimento mondiale per le problematiche di scariche elettrostatiche nei dispositivi elettronici.

- E' Membro del Sub-Committee "On Chip Physics: Modeling, Simulations and other reliability issues" nel 2006
- E' Membro del Sub-Committee "On-Chip ESD Protection: Bipolar, Smart-Power, High Voltage, RF" nel 2008.

Nel 2008 fa parte del Management Committee e del Technical Program Committee del Workshop **International Electrostatic Discharge Workshop (IEW)**, che e' nato per creare un ponte di collegamento tra le attivita' ESD negli Stati Uniti e in Europa.

II. Caratterizzazione elettrica, modellizzazione e affidabilità di RF-MEMS switches per antenne riconfigurabili.

II.1 Sommario

È stato condotto uno studio di caratterizzazione, affidabilità e modellistica di analisi di guasto di interruttori (switch) realizzati in tecnologia MEMS (Micro Electro Mechanical Systems) per applicazioni a radio frequenza (RF, Radio Frequency). L'obiettivo principale di questa attività di ricerca è stato (i) analizzare da un punto di vista elettro-meccanico i meccanismi di funzionamento di questi dispositivi che presentano appunto non solo caratteristiche elettriche, ma anche meccaniche, (ii) individuare la corretta metodologia di caratterizzazione facendo particolare attenzione alla loro natura elettro meccanica, (iii) individuare i meccanismi di guasto mediante prove di invecchiamento accelerato sviluppate appositamente per questi dispositivi, e infine (iv) misurare il loro comportamento in ambienti particolarmente ostili quale quello spaziale (sottoponendo il MEMS a test di radiazioni) e quello di shock meccanico (sottoponendo il MEMS a forti accelerazioni, oltre a 1000 G).

II.2 Introduzione

I sistemi per telecomunicazioni emergenti richiedono componenti elettronici sempre più affidabili e che presentino un basso consumo di potenza: la promettente tecnologia degli interruttori microelettromeccanici (MEMS) sta dimostrando di poter garantire entrambe queste richieste. Gli interruttori MEMS sono dispositivi che utilizzano movimenti meccanici per realizzare circuiti aperti o cortocircuiti per linee di trasmissione RF. Esistono interruttori MEMS per applicazioni RF in serie o in parallelo al percorso del segnale, con un accoppiamento che può essere sia capacitivo che metallo-metallo. Gli interruttori MEMS per RF sono progettati per operare dalle frequenze RF fino a quelle delle onde millimetriche (fino a 100 GHz). E' stato provato che questo tipo di interruttori per RF presentano basse perdite, basso consumo di potenza, bassa distorsione ed un migliore isolamento nello stato di off se paragonati a diodi p-i-n od a transistor ad effetto di campo. I vantaggi degli interruttori MEMS rispetto ai diodi p-i-n o ai FET sono: 1) consumo di potenza quasi nullo; 2) isolamento molto elevato da 0.1 a 100 GHz; 3) perdita di inserzione molto bassa, inferiore a - 0.1 dB fino a 40 GHz; 4) prodotto di intermodulazione molto basso (30 dB migliore rispetto agli interruttori in p-i-n o ai FET); 5) costo di processo molto basso. Le principali aree di applicazione per gli interruttori MEMS sono: a) sistemi Radar per applicazioni per la difesa (5-94 GHz); b) radar per autovetture: 24, 60 e 77 GHz; c) sistemi di comunicazione via satellite (12-35 GHz); d) sistemi di comunicazione wireless (0.8-6 GHz); e) strumentazione (0.01-50 GHz). Tuttavia, prima che tali dispositivi possano essere utilizzati in applicazioni commerciali, ne deve essere garantita l' affidabilità di commutazione per vari miliardi di cicli, cosa non ancora raggiunta con un sufficiente margine di sicurezza.

II.3 Problematiche aperte

Come ogni nuova tecnologia, gli switch RF MEMS soffrono ancora di molti problemi affidabilistici che ne limitano al momento la produzione a livello commerciale. In particolare, la presenza di parti meccaniche e mobili introduce una nuova classe di problematiche che normalmente non sono presenti nei circuiti integrati e che richiedono dunque uno studio dedicato. Attualmente i principali meccanismi di fallimento o di rottura degli switch RF studiati sono:

- ◆ **Variazione della resistenza di contatto:** l'aumento della resistenza di contatto può portare ad inaccettabile degrado delle perdite di inserzione, fino ad arrivare a produrre un surriscaldamento tale delle superfici che può portare alla rottura dello switch;
- ◆ **Intrappolamento di carica nell'Ossido (Dielectric charging):** durante l'attuazione degli switch, il campo elettrico che si viene a formare sotto la trave MEMS può portare all'intrappolamento di carica nell'ossido sottostante con l'effetto di schermare parzialmente il campo elettrico (screening) o di mantenere attuato il dispositivo anche in assenza di polarizzazione (stiction);
- ◆ **Power handling:** principalmente nell'ambito degli switch capacitivi, ma potenzialmente anche per quelli di tipo ohmico, il segnale RF, se sufficientemente potente, può auto attuare lo switch a causa della componente continua del segnale RF; inoltre, in applicazioni radar o comunque di potenza si possono presentare fusioni o bruciature che compromettono il funzionamento del dispositivo;

- ◆ **Umidità:** se il dispositivo è privo di package, il funzionamento in ambienti umidi e a temperatura non controllata può ridurne l'affidabilità;
- ◆ **Usura (fatigue):** in materiali friabili, come la ceramica o il silicio monocristallino, si possono produrre delle fratture della parte sospesa che impediscono il funzionamento dello switch;
- ◆ **Fenomeni di scariche elettrostatiche (ESD):** attualmente gli switch RF presentano una bassa robustezza ai fenomeni ESD (Electro Static Discharge);
- ◆ **Sensibilità alle radiazioni:** fenomeni di radiazione ionizzante (TID) piuttosto che di evento singolo (SEU) possono impattare sia nei parametri elettrici che meccanici degli interruttori MEMS fino a renderli non più funzionanti.

L'obiettivo generale di questa linea di ricerca è lo studio dell'affidabilità degli RF MEMS. In particolare l'attività di ricerca è finalizzata alla comprensione dei modi e dei meccanismi di guasto dei MEMS RF e all'identificazione dei miglioramenti tecnologici e/o delle regole di progettazione che consentiranno di realizzare MEMS RF con tempi di vita compatibili con le applicazioni. Anche se si sono già realizzati RF switches metallo-metallo che resistono fino a un miliardo di cicli, l'affidabilità di questi dispositivi rappresenta un problema ancora non risolto in quanto non sono ancora stati condotti, in modo sistematico, test di prove di vita in diverse condizioni ambientali e operative. La situazione è anche più critica per i MEMS RF di tipo capacitivo a causa del pesante effetto della carica che si intrappola nel dielettrico presente nella struttura.

II.4 Attività di ricerca

La metodologia che sta per essere adottata per ottenere la comprensione dei modi e meccanismi di guasto dei MEMS RF può essere sintetizzata nei seguenti punti:

- (a) Progettazione di strutture di test che permetteranno di: i) facilitare la caratterizzazione meccanica; ii) di semplificare l'analisi di guasto; e iii) di separare l'effetto dei diversi meccanismi di guasto sulla degradazione delle caratteristiche elettriche.
- (b) Realizzazione di set-up di misura per la realizzazione di stress accelerati che permettano di studiare la degradazione dei contatti, la degradazione degli elementi attuatori (intrappolamento di carica nei dielettrici, deformazioni o fratture, stress degli elementi strutturali);
- (c) implementazione dei test accelerati, definizione di opportuni criteri di guasto, e analisi dei modi di degradazione elettrici;
- (d) implementazione dei test per la valutazione dei danni da radiazione, in particolare per valutare gli eventuali effetti di intrappolamento di carica nel dielettrico;
- (e) implementazione dei test di scariche elettrostatiche (ESD) sugli interruttori MEMS RF; definizione di test ESD realistici e compatibili con la tecnologia MEMS.

II.4.1 Sviluppo di sistemi di misura dedicati e attività di caratterizzazione

Sono stati sviluppati diversi sistemi di misura in regime DC, che permettono di estrarre i seguenti parametri propri di interruttori RF-MEMS: tensione di attuazione, di rilascio, perdita di inserzione ed isolamento per dispositivi sia serie che shunt, sia resistivi che capacitivi, al variare della frequenza e della potenza del segnale RF applicato all'ingresso, e del tempo di polarizzazione. Oltre ai parametri elettrici caratteristici dell'interruttore in esame, attraverso lo studio della simmetria dell'isteresi della misura, è inoltre possibile analizzare fenomeni di intrappolamento o redistribuzione di carica che possono alterare il funzionamento nominale del dispositivo.

Il principale risultato dell'attività di caratterizzazione ha portato alla considerazione che la tensione di attuazione ottimale per gli interruttori RF-MEMS di tipo resistivo deve essere un compromesso fra velocità di attuazione, performance RF (perdita d'inserzione ed isolamento) e presenza di possibili rimbalzi durante l'attuazione e nel transiente della disattuazione.

II.4.2 Analisi della sensibilità alle scariche elettrostatiche (ESD) degli RF-MEMS.

Nell'ottica di un completo studio di affidabilità dei dispositivi RF-MEMS, è stata analizzata anche la sensibilità degli interruttori sottoposti ad eventi di scarica elettrostatica (ESD) in diverse

configurazioni. Questa attività è molto importante anche nel caso in cui i dispositivi RF-MEMS debbano essere utilizzati in ambiente spaziale, dove facilmente possono capitare eventi di ESD, ad esempio durante l'attraversamento delle fasce di Van Allen. Il risultato principale è che i dispositivi RF-MEMS risultano estremamente sensibili ad eventi ESD in alcune configurazioni di scarica, in particolare se questa avviene tra il pad di attuazione ed il ponte sospeso quando il dispositivo non è attuato, o anche se attuato e con costante di molla molto bassa. Per la prima volta in letteratura sono stati anche studiati i comportamenti di interruttori RF-MEMS sottoposti a eventi ESD di tipo TLP e HBM anche a dispositivo funzionante, ottenendo ottimi risultati.

II.4.3 Effetto delle radiazioni ionizzanti in RFMEMS

E' stata inoltre avviata l'analisi dello studio di affidabilità di dispositivi RF-MEMS sottoposti a radiazioni. Essendo infatti uno dei principali ambienti di possibile utilizzo di questi dispositivi l'ambiente spaziale, risulta ovviamente necessario studiare quali criticità tipiche dello spazio potrebbero inficiare affidabilità degli interruttori RF-MEMS. A questo proposito, sono stati condotti stress con raggi X e protoni a diversi dose rate, utilizzando le apparecchiature presenti presso l'INFN di Legnaro, Padova. I risultati ottenuti sono attualmente in fase di valutazione, ma test preliminari hanno offerto ottimi risultati, al punto di investigare la possibilità di utilizzo delle radiazioni come un fattore accelerante per lo studio dell'affidabilità alla ciclatura di interruttori RF-MEMS.

II.4.4 Affidabilità di RFMEMS sottoposti a prova di vita:

RF-MEMS sottoposti a cycling presentano (ovviamente nel caso della tecnologia testata) un degrado dei parametri di Scattering già dopo alcune migliaia di cicli di commutazione, a causa del degrado del contatto ohmico tra la membrana sospesa ed il contatto sottostante. Il peggioramento osservato è probabilmente causato dall'aumento della resistenza di contatto, dovuto all'indurimento (hardening) ed alla deformazione (pitting) degli elettrodi di segnale depositati sotto la membrana mobile.

E' stata inoltre riscontrata una dipendenza dell'affidabilità dei dispositivi sia al numero di cicli che al valore del duty cycle utilizzato per l'attuazione. Si è notato che, mentre cicli di polarizzazione con impulsi troppo brevi possono condurre a mancate attuazioni durante lo stress, cicli caratterizzati da un duty cycle troppo elevato tendono a ridurre il tempo di vita (calcolato in numero di cicli compiuti), indipendentemente dalla frequenza del segnale utilizzato per lo stress.

Per meglio valutare le performance e l'affidabilità di tali dispositivi sottoposti ad un'attuazione prolungata (un esempio di applicazione reale può essere trovata come interruttore di ridondanza in sistemi spaziali) è stato implementato un setup di misura che permettesse di polarizzare per un tempo e ad una potenza RF definibile dall'utente il dispositivo in esame, campionando a tempi prefissati i parametri RF, e con la possibilità di studiare i tempi di rilascio, con un congiunto monitoraggio dei valori di temperatura ed umidità. Risultato molto interessante è che, anche in questo caso, sospensioni caratterizzate da una costante di molla più soffice possono portare a tempi di rilascio estremamente lunghi, anche 1 ora dopo 4 ore di polarizzazione continua, cosa che renderebbe assolutamente inutilizzabili un tale tipo di dispositivi in alcuni tipi di applicazioni che richiedono la certezza della commutazione con un tempo inferiore al secondo (vedi applicazioni di difesa).

A riguardo degli switch di tipo capacitivo, il principale problema affidabilistico è, come ampiamente riportato in letteratura, il dielectric charging, il quale può ridurre sensibilmente sia la funzionalità logica che fisica degli interruttori. Questo fenomeno, ovvero l'intrappolamento di carica nell'ossido dovuto alla presenza di campi elettrici elevati (in media 30 V su 3 μm di air gap), può infatti portare a fenomeni di screening parziale della tensione di attuazione fino ad arrivare a fenomeni di disattuazione o, al contrario, di stiction (collasso della membrana in posizione attuata anche in assenza di tensione di attuazione).

II.5 Collaborazioni

L'analisi completa degli RF-MEMS è stata effettuata avvalendosi di collaborazioni in atto con altri atenei e laboratori di ricerca privati. Ciò ha permesso di mettere insieme competenze diverse e caratterizzare sotto tutti i punti di vista gli aspetti interessanti dell'affidabilità dei dispositivi

analizzati. In particolare Gaudenzio Meneghesso ha avviato e mantiene il coordinamento di collaborazioni con i seguenti laboratori di ricerca:

- ◆ **Fondazione Bruno Kessler (gia' ITC-IRST)** per la realizzazione di RFMEMS
- ◆ **Università di Bologna** per progettazione di strutture di Test ad hoc e la caratterizzazione al Profilometro degli RFMEMS;
- ◆ **Università di Perugia** per la progettazione di di RFMEMS e strutture Test dedicate per l'analisi del comportamento e dell'affidabilità degli RFMEMS;
- ◆ **Politecnico di Torino e Università di Udine** per la modellistica elettromeccanica degli RFMEMS.

II.7 Programmi di ricerca

Nell'ambito di questa attività di ricerca, Gaudenzio Meneghesso, ha partecipato, e partecipa a diversi programmi di ricerca nazionali ed internazionali:

- 2006-2007** E' responsabile locale (per il DEI) del progetto PRIN "*Modellistica, progettazione e caratterizzazione di dispositivi MEMS per architetture di ricetrasmittitori a radio-frequenza riconfigurabili.*
- 2007-2008** E' coordinatore locale (per il DEI) di un Progetto Finanziato dall' ESA "*High Reliability MEMS Redundancy Switch*", Project Leader: dott. Benno Margesin (FBK, Trento).
- 2008** Coordinatore Locale di un Progetto Finanziato dal FINMECCANICA "*CONFIRM "reCONFigurable circuits by Rf Memes*", Project Leader: dott. Massimiliano Dispensa (SELEX Sistemi Integrati S.p.A).

II.8 Rilevanza scientifica e riconoscimenti

Durante questi primi anni di attività relativa a dispositivi realizzati su materiali a largo energy gap Gaudenzio Meneghesso (in collaborazione anche con i laboratori di ricerca sopra citati) ha ottenuto risultati che hanno ricevuto considerazione a livello internazionale, come testimoniato dalla presentazione dei risultati preliminari presentati a conferenze di livello internazionali (IEEE IRPS, EOS/ESD Symp.) e sulle riviste IEEE TDMR e Microelectronics Reliability.

Coautore del "Miglior lavoro" presentato alla riunione annuale del Gruppo elettronica – ISCHIA 2006 con il lavoro dal titolo: "Reliability issues of RF-MEMS switches", con i seguenti autori: Augusto Tazzoli, Vanni Peretti, Enrico Zanoni, Gaudenzio Meneghesso, Roberto Gaddi, Antonio Gnudi.

Coautore del "Best student Paper" presentato alla conferenza internazionale EOS/ESD Symposium 2006 tenutasi a Tucson (AZ-USA) con il lavoro "Transmission Line Pulse (TLP) Testing of Radio Frequency (RF) Micro-machined Micro-electromechanical Systems (MEMS) Switches", con i seguenti autori: A. Tazzoli, V. Peretti, E. Zanoni, G. Meneghesso,

E' stato invitato a tenere una presentazione ad invito dal titolo, "New Issues on Characterisation and Reliability of MEMS Switches", al Workshop on RF MEMS and MEMS based Sensors for Security, Defence and Aerospace, Rome, April 3 rd 2008.

III. CARATTERIZZAZIONE E STUDIO DELL’AFFIDABILITÀ DI LIGHT EMITTING DIODES (LED) MEDIANTE TECNICHE ELETTRICHE, OTTICHE E MICROSCOPICHE.

III.1 Sommario

È stato condotto uno studio di caratterizzazione, affidabilità e analisi di guasto di diodi emettitori di luce (LED) su nitruro di gallio (GaN) ad alta efficienza, mediante misure elettriche, ottiche e indagine microscopica. Lo scopo di questo lavoro è stato (i) analizzare i meccanismi di trasporto e di emissione dei LED su GaN, (ii) individuare i meccanismi di guasto di tali dispositivi mediante prove di invecchiamento accelerato ad alte temperature e correnti, (iii) misurare i limiti di funzionamento di campioni commerciali ad alta efficienza da utilizzare per la realizzazione di dispositivi di illuminazione allo stato solido.

III.2 Introduzione

I diodi emettitori di luce al nitruro di gallio (GaN LED) rivestono un'importanza crescente nei settori automotive (illuminazione interna e del cruscotto, fari di retromarcia e in futuro luci di posizione e anabbaglianti), medicale (endoscopi, sorgenti luminose a bassa temperatura), dell'illuminazione di ambiente e per decorazione architettonica, della segnalazione stradale e ferroviaria (luce verde dei semafori stradali, delimitazione in luce bianca di corsie, indicazioni segnaletiche luminose), e della retroilluminazione per display (strumentazione delle automobili, display a colori dei cellulari di nuova generazione, display per terminali bancari o per macchine erogatrici di biglietti, display televisivi di grande area a cristalli liquidi). In Italia non esistono produttori di LED, ma si riscontra un interesse crescente, anche da parte della piccola e media industria, per lo sviluppo di prodotti innovativi nei settori citati, basati su LED che emettono luce visibile. Risulta quindi di fondamentale interesse sviluppare tecniche e conoscenze che permettano di caratterizzare le proprietà elettriche e ottiche di queste nuove sorgenti luminose, di valutarne la qualità, la stabilità nel tempo e l'affidabilità, di progettare circuiti per l'alimentazione delle sorgenti luminose efficienti e rispondenti alle attuali normative. I LED offrono minori dimensioni, compatibilità con le tecniche di montaggio elettronico, migliore affidabilità rispetto alle sorgenti luminose convenzionali; l'alta efficienza dei LED permette inoltre di ridurre il consumo di energia.

III.3 Problematiche aperte

La tecnologia dei LED su GaN è quindi oggetto di una intensa attività di ricerca soprattutto negli USA e in Giappone. Da un lato ci si propone di aumentare l'efficienza radiativa dei LED oltre i 100 lumen/W (i valori più elevati dichiarati sono di 80 lumen/W per LED bianchi ad una temperatura di colore di 6000 K); dall'altro si richiede un aumento dei valori di vita media dalle 10^4 ore circa attuali fino a oltre le 10^5 ore nel range di temperature da -55°C a $+85^{\circ}\text{C}$, con potenza ottica stabile e senza modificazioni dello spettro di emissione. Il costo (per un'intensità di 1000 lumen) dovrà scendere dagli attuali 200 USD a meno di 5 USD (per le attuali lampade ad incandescenza, con efficienza di 13 lumen/W, è di 0,6 USD). L'intensità luminosa emessa da un singolo chip deve quindi aumentare: questo richiederà di sviluppare tecnologie che permettano di incrementare la densità di corrente nei LED senza comprometterne l'affidabilità.

I meccanismi che limitano l'affidabilità dei LED su GaN ad elevate densità di corrente non sono ancora noti. La differenza più rilevante di questi dispositivi rispetto ai LED convenzionali è che, a causa della bassa mobilità delle dislocazioni nel GaN, si ritiene che la generazione e l'accumulazione di difetti non sia un meccanismo di degradazione importante nei LED su GaN. Ad elevate densità di corrente i LED su GaN mostrano degradazioni parametriche, ottiche ed elettriche, che sono state attribuite a:

1. Degradazione della trasparenza del coating fosforescente, o del package, dovuta a irradiazione UV, o a effetti termici;
2. Migrazione elettro-termica delle metallizzazioni lungo le dislocazioni passanti o i difetti cavi, talora promossa dall'aumento locale nella temperatura causato dall'elevata resistività del contatto ohmico di tipo p;
3. Compensazione del drogante p (Mg) da parte dell'idrogeno. La dinamica dei complessi dipende dalla temperatura, dall'atmosfera di annealing, dalla presenza di campi elettrici, dal passaggio di portatori di carica;

4. Crescita di regioni ad elevata ricombinazione non-radiativa, che originano dalle regioni ad elevata densità di corrente e si espandono all'interno dell'area attiva dei dispositivi. L'origine di queste regioni non radiative non è nota;

5. Sviluppo di fenomeni di addensamento di corrente irreversibili, non inizialmente presenti e dovuti ad un meccanismo di feedback positivo iniziato da una diminuzione locale della resistività di contatto o a migrazione dei metalli assistita da difetti (punto 2), o ad attivazione del drogante p (Mg) dovuta a de-idrogenazione dei complessi Mg-H; tutti questi fenomeni portano alla focalizzazione della corrente che a sua volta promuove la degradazione.

Guasti catastrofici dei LED possono anche essere indotti dal contatto con operatori o dalle operazioni di montaggio a causa delle scariche elettrostatiche (ESD).

III.4 Attività di ricerca

III.4.1 Studio dell'affidabilità di dispositivi GELcore.

Nell'ambito di una collaborazione con GELcore è stato svolto uno studio di affidabilità ad ampio respiro utilizzando svariate tecniche di indagine sia elettriche che ottiche. Lo studio si prefiggeva come principali obiettivi:

- caratterizzare i modi di fallimento dei dispositivi sottoposti a prove di vita accelerata;
- identificare ed isolare i principali meccanismi fisici che causano il fallimento dei dispositivi.

E' stata analizzata una popolazione statisticamente significativa di dispositivi aventi in comune la struttura fisica e montati su supporti diversi (in package metallico o plastico e con o senza passivazione) al fine di isolare effetti di degrado dovuti al particolare package utilizzato e non al chip di semiconduttore. I dispositivi in questione avevano una zona attiva a buca quantica multipla e singola InGaN/GaN e come supporto un substrato in Carburo di Silicio. Su questi campioni sono stati effettuati stress di tipo elettrico a vari livelli di corrente continua dal valore nominale a valori superiori (per ridurre il tempo di vita). Inoltre, stress a corrente impulsiva sono stati eseguiti variando la potenza degli impulsi, la frequenza di ripetizione ed il duty cycle al fine di limitare l'autoriscaldamento del dispositivo. Delle prove di vita accelerata puramente termiche sono state effettuate in celle climatiche a varie temperature fino a 300°C. Durante gli stress i principali parametri elettrici ed ottici dei dispositivi sono stati monitorati (potenza ottica di uscita, resistenza serie diretta, corrente di perdita inversa, mappa e spettro d'emissione, etc.) Le caratterizzazioni di tipo ottico sono state: Elettroluminescenza EL, Catodoluminescenza CL, Fotoluminescenza PL e Microscopia dell'emissione luminosa (LEM). Sono state poi identificate delle trappole presenti nel semiconduttore con tecniche d'indagine indirette quali: Capacità-tensione C-V, Spettroscopia termica dell'ammettanza TAS, Deep levels transient spectroscopy DLTS. Ulteriori analisi fisico-chimiche effettuate sono state: microscopia a scansione SEM, microscopia a trasmissione ad alta risoluzione HR-TEM, corrente indotta da fascio elettronico EBIC, spettro Raman, spettroscopia delle masse degli ioni secondari SIMS. In particolare sono stati individuati alcuni meccanismi di degradazione quali: degradazione dei contatti sia di catodo (resina epossidica) che di anodo (metal semitrasparente), degradazione della regione p a causa della formazione di complessi Mg-H, focalizzazione di corrente sul LED con conseguente calo di efficienza luminosa, comparsa di centri di generazione e ricombinazione non radiativi, degradazione della resina epossidica dei componenti ottici. E' stata effettuata anche un'analisi statistica sui dispositivi al fine di trovare delle formule predittive della vita media dei dispositivi in funzione dello stress e di altri parametri fisici (package, resistenza termica, etc).

III.4.2 Individuazione del metodo ottimale di utilizzo di LED ad emissione bianca di potenza e studio dell'affidabilità

Tenendo conto del crescente interesse illuminotecnico riscontrato dai LED a luce bianca, è stato impostato un lavoro di caratterizzazione completa di dispositivi Luxeon ad alta potenza (5W). L'obiettivo dello studio è quello di identificare il metodo ottimale di alimentazione dei dispositivi in questione, sia dal punto di vista dei consumi (efficienza), sia dal punto di vista della durata della vita utile di questi.

Una campagna di caratterizzazione dell'efficienza dei dispositivi non stressati con diversi tipi di alimentazione (continua ed impulsiva) sia dal punto di vista ottico che dal punto di vista

elettrico è stata effettuata. Da queste caratterizzazioni è emersa la maggiore efficienza dei dispositivi in DC, mentre dal punto di vista affidabilistico l'alimentazione impulsiva si è dimostrata una soluzione migliore, almeno per valori di corrente di picco inferiori ad 1 Ampere circa.

III.4.3 Studio dell'affidabilità di LED con emissione nel profondo ultravioletto (Deep UV)

Dispositivi basati su nitruro di Gallio sono in grado di emettere radiazione nel campo del profondo ultravioletto. L'applicazione in numerose applicazioni come sensori biologici, purificazione dell'acqua e dell'aria e diagnosi biometriche hanno negli ultimi anni posto l'attenzione su dispositivi LED ultravioletto basati su AlGaIn.

Tuttavia questi dispositivi presentano ancora problematiche aperte inerenti l'affidabilità a causa della tecnologia ancora giovane. I dispositivi studiati sono divisi per lunghezze d'onda in due famiglie. Le lunghezze d'onda dell'emissione erano di 340nm e 365nm, valori limite per l'ottenimento di dispositivi con discreta efficienza quantica su nitruro di Gallio. Sono stati fatti degli stress DC per capire il comportamento dei dispositivi e sono stati poi confrontati i risultati con degli stress impulsivi alle stesse potenze medie con risultati che indicano che al momento il punto più debole di questi dispositivi resta la metallizzazione su AlGaIn che evidenzia segni di degrado come bolle o bruciature in dispositivi stressati. Su questi dispositivi è comunque stato condotto uno studio del comportamento delle trappole con misure indirette elettriche.

III.4.4 Attività condotta in collaborazione con OSRAM OptoSemiconductors:

In stretta collaborazione con il maggiore costruttore europeo di LED in nitruro di gallio, OSRAM OptoSemiconductors, è stata condotta un'intensa attività di ricerca, divisa in diverse fasi, descritte nel seguito:

1. Analisi dei meccanismi di trasporto dei LED nelle diverse regioni di funzionamento
2. Studio dei meccanismi di emissione radiativa dei LED in diverse condizioni di eccitazione: eccitazione elettrica (elettroluminescenza), ottica (fotoluminescenza) e mediante fascio elettronico (catodoluminescenza)
3. Analisi dei meccanismi di guasto dei LED mediante diverse prove di invecchiamento accelerato: ad alta temperatura, a bassa densità di corrente, ad alta densità di corrente
4. Analisi del ruolo della passivazione nell'invecchiamento dei dispositivi
5. Descrizione ed interpretazione dei meccanismi di guasto individuati, e discussione degli stessi con il costruttore. Questa fase è di particolare importanza, dal momento che fornisce al costruttore informazioni utili per migliorare le fasi di crescita e processing dei dispositivi

L'analisi di guasto, parte più rilevante di questo lavoro, è stata condotta su popolazioni statisticamente significative di campioni e prototipi, aventi parametri tecnologici differenti, allo scopo di definire la dipendenza della cinetica di degrado dalla struttura dei dispositivi, e poterne fornire indicazione al costruttore.

Per effettuare le misure elettriche, i dispositivi sono stati montati su package metallico, mentre, per la caratterizzazione ottica, si sono analizzati anche campioni in chip. Tutti i LED analizzati hanno struttura verticale, con substrato conduttore in carburo di silicio, e zona attiva a buca quantica multipla per emissione nel verde o nel blu.

Utilizzare diverse condizioni di stress ha permesso di analizzare diversi meccanismi di degrado:

1. Lo stress ad alta temperatura (200-300 °C, con e senza polarizzazione applicata) ha mostrato, come modi di guasto, il manifestarsi dell'effetto corona e un significativo aumento della resistenza serie, entrambi correlati ad una degradazione del contatto e del drogante sul lato p. Caratterizzazioni adeguate hanno permesso di analizzare questi modi di guasto: la degradazione del contatto è stata caratterizzata mediante misure tensione-corrente al variare della temperatura (I-V-T), mentre fenomeni di compensazione del drogante p sono stati individuati ed investigati con misure capacità-tensione (C-V), capacità-frequenza (C-f) e Deep Level Transient Spectroscopy (DLTS). L'effetto corona è stato analizzato quantitativamente mediante misure di microscopia ad emissione. Mediante prove termiche si è caratterizzata la dipendenza della cinetica di degrado dal tipo di passivazione utilizzata (passivazioni SiN, SiO₂, SiON...).
2. Lo stress a basse densità di corrente (15-30 A/cm², a temperatura ambiente) ha permesso di individuare l'effetto del transito di portatori nella zona attiva sull'efficienza dei dispositivi: in

particolare si è notato, mediante misure capacitive (C-V e DLTS) ed ottiche (fotocorrente, PC, catodoluminescenza, CL, elettroluminescenza, EL) , che gli effetti principali di questo tipo di stress sono il degrado della zona attiva per generazione di stati trappola e di interfaccia, che aumentano la ricombinazione non radiativa abbassando l'efficienza globale, e l'aumento della corrente inversa, legata alla formazione di dislocazioni e al degrado delle superficie laterali del chip.

3. Lo stress ad alte densità di corrente ($50-200 \text{ A/cm}^2$, a temperatura ambiente), ha permesso di effettuare il calcolo dei fattori di accelerazione. Questo tipo di stress ha mostrato effetti comuni sia allo stress ad alta temperatura (aumento resistenza serie, effetto corona, generazione livelli profondi, a causa dell'auto-riscaldamento dei dispositivi) sia allo stress a basse densità di corrente (generazione di centri non radiativi, variazioni corrente inversa, a causa del transito dei portatori in zona attiva).

III.4.5 Studio dell'affidabilità di Laser Blu a semiconduttore (Blu-Ray LD)

I diodi laser blu violetto cresciuti in InGaN giocano un ruolo fondamentale per la nuova generazione di sistemi di memorizzazione ottica. Le proprietà dei nitrucci del gruppo III-V e le loro leghe permettono la crescita di dispositivi optoelettronici di alta qualità con emissione blu, violetta ed UV, principalmente per utilizzi in sistemi DVD ad alta densità (dischi BluRay).

Nonostante la commercializzazione sempre più diffusa di dispositivi ottici basati su nitrucci, la conoscenza dei processi fisici che avvengono durante il loro funzionamento è particolarmente ristretta rispetto a quella dei convenzionali dispositivi basati su GaAs. L'identificazione dei meccanismi di guasto è particolarmente complessa a causa dei diversi fattori che possono contribuire ad una riduzione del tempo di vita dei dispositivi. La precisa identificazione dei meccanismi fisici di degrado dei diodi laser è comunque complicata.

Nonostante i recenti sforzi per la comprensione dei meccanismi di degrado che limitano il tempo di vita dei LD, vari problemi devono ancora trovare soluzione al fine di garantire un incremento nella tecnologia tale da consentire lo sviluppo di dispositivi affidabili con livelli di potenza sopra i 60-70 mW in funzionamento continuo (CW).

In particolare:

- Il degrado è attribuito alla diffusione di impurità, che però non sono state ancora univocamente identificate
- La natura del processo di diffusione è incerta, in particolare non è chiaro (i) se sia un processo attivato in modo termico, (ii) quale sia il ruolo del campo ottico rispetto al processo di diffusione/degrado, (iii) se il campo elettrico di giunzione possa influire sulle cinetiche di giunzione e diffusione, (iv) se la diffusione coinvolga un'impurezza neutra oppure elettricamente carica
- Le caratteristiche dell'impurezza e dei difetti non sono stati ancora valutati. In particolare, nessuna descrizione dei coefficienti di diffusione e la loro dipendenza dalla temperatura è stata fornita.
- I modelli di degrado sono di cruciale importanza per consentire la definizione delle migliori strategie di pilotaggio e la stima del tempo di vita dei dispositivi

Lo scopo di questa attività di ricerca è la comprensione dei meccanismi di emissione e comportamento elettro-termico ed affidabilità di LED ad alta potenza su GaN, LD BluRay su GaN. Uno dei principali ostacoli all'implementazione di questi dispositivi in applicazioni commerciali è il loro ridotto tempo di vita. Si stanno effettuando studi sistematici dei modi e meccanismi di guasto che mirano a derivare un modello fisico del degrado, identificando nel contempo le leggi di accelerazione del tempo di vita e la loro correlazione con le condizioni operative nelle varie applicazioni.

III.5 Collaborazioni

L'analisi completa dei LED è stata effettuata avvalendosi di collaborazioni in atto con altri atenei e laboratori di ricerca privati. Ciò ha permesso di mettere insieme competenze diverse e caratterizzare sotto tutti i punti di vista gli aspetti interessanti dell'affidabilità dei dispositivi analizzati. In particolare Gaudenzio Meneghesso ha avviato e mantiene il coordinamento di collaborazioni con i seguenti laboratori di ricerca:

- ◆ **Università di Cagliari** per analisi di guasto mediante EBIC (Electron Beam Induced Current) e SEM (Secondary Electron Microscopy).
- ◆ **Università di Bologna** per la caratterizzazione delle trappole mediante DLTS.
- ◆ **Sensor Electronic Technology (USA)** per la fornitura di dispositivi su wafer ad emissione UV.

- ◆ **Università di Parma** per caratterizzazione dello spettro dell'emissione mediante Elettroluminescenza EL e Catodoluminescenza CL.
- ◆ **Università di Firenze** per caratterizzazione dello spettro dell'emissione mediante misure di fotoluminescenza (a tempo continuo e risolta in tempo)
- ◆ **OSRAM Optosemiconductors (Regensburg, Germania)**, principale costruttore europeo di LED su nitruro di gallio, ha fornito dispositivi ed indicazioni per prove di affidabilità ed invecchiamento accelerato.
- ◆ **GelCORE**, ha fornito dispositivi ed indicazioni per prove di affidabilità ed invecchiamento accelerato.
- ◆ **Institute for Solid State Electronics Vienna University of Technology** (ha effettuato misure di rumore per caratterizzare le trappole nei dispositivi LED sottoposti a stress elettro-termico).
- ◆ **Matsushita Electric Industrial Co., Ltd., Takatsuki, Osaka (Panasonic)**, che ha fornito i dispositivi Laser Blu-Ray su semiconduttore GaN
- ◆ **Universal Display Corporation ("UDC")**, New Jersey U.S.A, che ha fornito i dispositivi LED su materiale Organico (OLED)
- ◆ **Sensor Electronic Technology, Inc.**, Columbia, SC, USA, che ha fornito i dispositivi LED nel profondo ultravioletto (DUV)

III.6 Programmi di ricerca

Nell'ambito di questa attività di ricerca, Gaudenzio Meneghesso, ha partecipato, e partecipa a diversi programmi di ricerca nazionali ed internazionali e a diversi contratti di consulenza:

- 1999-2000** Collabora all'attività di ricerca tra L'Università di Padova e General Electric per la caratterizzazione, l'affidabilità e la modellizzazione di dispositivi FET e LED su GaN e SiC)
- 2002** Partecipa al progetto tra l'Università di Padova e GELCORE LLC dal titolo "Reliability Physics of GaN Light Emitting Diode",
- 2002-2003** E' responsabile di un progetto di Ateneo "microscopia ad emissione in elettroluminescenza per la caratterizzazione e il collaudo di componenti elettronici e optoelettronici e circuiti integrati,
- 2003-2004** Partecipa al progetto PRIN "*Diodi emettitori di luce (LED) su GaN ad alta intensità ed efficienza per i futuri sistemi di illuminazione a stato solido*"
- 2005** E' responsabile di un contratto di ricerca finanziato da Colombara Impianti Elettrici (Camisano Vicentino, VI) per lo sviluppo di un lampione a LED auto-alimentato con batteria caricata da pannelli solari.
- 2006/2008** E' responsabile di un contratto di ricerca finanziato da Matsushita Electric Industrial Co., Ltd., Takatsuki, Osaka (Panasonic) dal titolo "Analysis of degradation of blue laser diodes"
- 2008** E' responsabile di un contratto di ricerca finanziato da OSRAM Treviso "Investigation Various PT LED Reliability & Failure Mode Analysis"
- 2008** E' responsabile di un contratto di ricerca finanziato da Universal Display Corporation ("UDC"), New Jersey U.S.A, "Study OLED degradation mechanisms"

III.7 Rilevanza scientifica e riconoscimenti

Durante questi primi anni di attività relativa a dispositivi realizzati su materiali a largo energy gap Gaudenzio Meneghesso (in collaborazione con i laboratori di ricerca sopra citati) ha ottenuto risultati che hanno ricevuto considerazione a livello internazionale come testimoniato dalla presentazione dei risultati al conferenze di rilievo internazionale (IEEE-IEDM, IEEE IRPS, ESREF, ...) e su riviste prestigiose (IEEE Transaction on Electron Devices, IEEE Electron device lettera, IEEE TDMR, Journal of Applied Physics, Applied Physics Letters, Microelectronics Reliability).

E' stato invitato a tenere una presentazione alla conferenza Internazionale WOCSDICE 2004, 28th Workshop on Compound Semiconductor Devices and Integrated Circuits, WOCSDICE 2004, Bratislava, May 16 – May 19, 2004 dal titolo: "Reliability of GaN-based LEDs"

E' inoltre coautore di lavori INVITATI a conferenze di rilevanza internazionale:

- 5th International Workshop on Industrial Technologies for Optoelectronic Semiconductors IWITOS07,: Reliability and Standardization of LED/Solid State Lighting, Seoul, Corea, January 30, 2007, pp. 37-98, 2007
- Workshop on Compound Semiconductor Materials and Devices - WOCSEMMAD '07

- 6th International Workshop on Industrial Technologies for Optoelectronic Semiconductors (IWITOS08): Reliability and Standardization of LED/Solid State Lighting, Seoul, Corea, January 29, 2008,

E' stato il Chair del sub-committee "Quantum Electronics and Compound Semiconductors, QEC" della conferenza IEEE International Electron Device Meeting 2004 e 2005, (conferenza relativa ai dispositivi elettronici tra le più importante della IEEE).

E' stato ed e' nel sub-committee "Wide bandgap Semiconductors" della conferenza IEEE International Reliability Physics Symposium, come membro nel 2005 e 2006, come vice chair nel 2007 e come chair nel 2008 e 2009.

E' stato ed e' chair del sub-committee "photonics, compound semiconductors and nanomaterials reliability" della conferenza European Symposium on Reliability of Electron Devices, Failure Physics and Analysis (ESREF) nel 2007 e nel 2008.

IV. CARATTERIZZAZIONE ELETTRICA E MODELLIZZAZIONE E AFFIDABILITÀ DI DISPOSITIVI ELETTRONICI SU SEMICONDUKTORI AD AMPIO ENERGY GAP (GAN E SiC).

IV.1 Sommario

L'obiettivo generale di questa tematica di ricerca è la caratterizzazione e la valutazione degli effetti di degradazione indotti da portatori caldi in dispositivi AlGaN/GaN (sia passivi che attivi), di media ed alta potenza. L'attività di ricerca comprende sia l'analisi dei fenomeni di breakdown a canale aperto e chiuso valutati in DC, e in regime impulsato, che lo studio dei fenomeni di degradazione causati da stress termici e da portatori caldi. I vari modi e meccanismi di degrado sono accuratamente studiati mediante numerose tecniche disponibili nell'unità di ricerca. Le due principali linee di ricerca sono:

- 1. Caratterizzazione elettrica di dispositivi GaN HEMT per applicazioni di potenza per onde micrometriche e millimetriche, con particolare attenzione allo studio di effetti parassiti e misure di breakdown.*
- 2. Valutazione dell'affidabilità di dispositivi GaN HEMT sottoposti a stress elettrici e termici. In particolare, i dispositivi verranno invecchiati sia per mezzo di alti valori di tensione al drain, per studiare l'effetto degli elettroni caldi sul degrado, sia attraverso cicli termici, per meglio individuare i meccanismi di degrado causati dalla temperatura.*

IV.2 Introduzione

Grazie alle ottime proprietà fisiche del Nitrato di Gallio (GaN), i transistor ad alta mobilità elettronica (HEMT) realizzati su GaN sono eccellenti candidati nell'utilizzo in applicazioni che richiedono sia alta potenza che alta frequenza di funzionamento. Infatti, il GaN si distingue per i seguenti aspetti: alta tensione di breakdown, alta mobilità elettronica, alto valore del picco della velocità di saturazione e ottima conducibilità termica. Queste proprietà permettono ai dispositivi basati su GaN di operare a livelli di tensione e temperatura di gran lunga superiori rispetto a quanto è possibile ad altri semiconduttori (Si, GaAs e InP). Inoltre i dispositivi HEMT su GaN, grazie alle ottime proprietà di mobilità possono funzionare ad altissime frequenze (oltre i 100GHz). Al giorno d'oggi sono stati realizzati dispositivi HEMT su GaN con prestazioni da record, ottenendo densità di potenza da 20 a 40 W/mm e livelli di potenza assoluta fino a 500 W. Svariati dimostratori basati su dispositivi GaN sono già stati realizzati: amplificatori in configurazione Doherty, per massimizzare l'efficienza nella zona lineare di funzionamento, e amplificatori in classe E caratterizzati da una efficienza (PAE) di oltre l'80% ad una potenza d'uscita di 10 W ed una frequenza di 2 GHz. Anche amplificatori "switch-mode" in classe F stanno mostrando ottime prestazioni. Nonostante le ottime caratteristiche fino ad ora elencate, l'attuale tecnologia per la realizzazione di HEMT su AlGaN/GaN è limitata da due principali fattori: i) fenomeni parassiti e ii) problemi di affidabilità.

IV.3 Problematiche aperte

Nonostante le ottime caratteristiche fino ad ora elencate, l'attuale tecnologia per la realizzazione di HEMT su AlGaN/GaN è limitata da due principali fattori: i) fenomeni parassiti e ii) problemi di affidabilità. Esempi di fenomeni parassiti sono la presenza di stati trappola, sia in superficie che in profondità, che vanno a limitare pesantemente il livello di corrente al drain in regime rf; di dislocazioni o difetti nella giunzione di gate, che possono portare ad alti valori di corrente di perdita del gate; oppure la comparsa di effetti di kink nelle caratteristiche I-V di uscita. Chiaramente, l'aspetto più critico è rappresentato dai problemi affidabilistici.

IV.4 Sintesi dell'attività di ricerca

I GaN HEMT, grazie alle caratteristiche del GaN possono operare a tensioni di drain molto elevate. Comunque, gli attuali GaN HEMT hanno lunghezza di gate estremamente ridotta che, nel caso di topologie planari convenzionali che non implementano tecniche di field-plate o di gate recesso, possono causare campi elettrici eccessivamente elevati. Infatti i portatori raggiungono energie molto elevate (elettroni caldi) dando il via a fenomeni di degrado quali l'intrappolamento di carica, la generazione di difetti e/o generatori di livelli profondi, e problemi di rilassamento della tensione reticolare, dovuti agli effetti piezoelettrici inversi indotti dall'elevato campo elettrico, alle interfacce tra i vari materiali che compongono il dispositivo. Perfezionamenti delle caratteristiche tecnologiche dei materiali migliorano significativamente l'affidabilità dei GaN HEMT. Infatti, mentre il deteriorarsi delle prestazioni dovuti agli elettroni caldi tipico degli HEMT con gate submicrometrico, si sono riscontrati sperimentalmente meccanismi di guasto peculiari ai dispositivi GaN, come ad esempio lo spostamento della tensione di soglia e l'aumento della corrente di perdita di gate,

fenomeni osservati anche dopo il funzionamento in condizioni off del dispositivo. Altre fonti di guasto tipiche sono gli effetti di intrappolamento che portano al collasso della corrente di drain a seguito di prove di invecchiamento con DC e RF applicate, e la perdita della capacità della tensione di gate di chiudere il canale. Gli effetti piezoelettrici inversi sono invece dovuti agli elevati campi elettrici, essi determinano un aumento delle tensioni reticolari alle interfacce tra le eterostrutture, possono portare alla generazione di difetti o dislocazioni, e sono considerati responsabili del degrado di prestazioni di GaN HEMT submicrometrici in presenza di tensioni di drain maggiori di 20 V. Investigazioni intraprese hanno mostrato che le condizioni di polarizzazione con parziale apertura del canale, in presenza di forti dissipazione di potenza (elevate temperature di canale) e quindi di elevati campi elettrici, sono le più dannose per l'affidabilità. Ne consegue che lo studio dello smaltimento termico è un punto essenziale per l'allungamento del tempo di vita dei dispositivi. L'attività in questa linea sarà suddivisa secondo la struttura riportata nella tavola 2.

IV.4.1 Tematiche di ricerca

Sono state affrontate (e si stanno affrontando) le seguenti tematiche di ricerca:

- 1) Caratterizzazione di stati trappola e dei loro effetti sulle caratteristiche elettriche dei dispositivi;
- 2) Studio degli effetti dovuti a portatori altamente energetici (elettroni caldi) nelle caratteristiche elettriche dei dispositivi elettronici;
- 3) Studio del comportamento dei dispositivi GaN-HEMT in regime di breakdown.
- 4) Problemi di affidabilità in dispositivi GaN HEMT
- 5) Caratterizzazione e simulazione di JFET processati su SiC (politipo 6H-SiC) con gate sepolto (Buried Gate 6H-SiC JFET)

IV.5 Contributo scientifico dettagliato:

Caratterizzazione di stati trappola e dei loro effetti sulle caratteristiche elettriche dei dispositivi;

E' stato studiato il meccanismo che comporta il collasso della corrente di drain in GaN/HEMT cresciuto mediante MOCVD e MBE su substrato Zaffiro, Carburo di Silicio (SiC), Silicio (Si) e altri substrati composit., con l'obiettivo di identificare le trappole responsabili delle instabilità osservate. I risultati possono essere così riassunti:

1. Quando questi dispositivi sono polarizzati ad alte tensioni drain-source (> 10 V), o semplicemente ripetendo le misure delle caratteristiche di uscita I-V al buio, si osserva una notevole degradazione (diminuzione) della corrente di drain. Tale calo di corrente di drain è legato o ad un aumento della resistenze serie introdotta dalle regioni di accesso o ad una traslazione della tensione di soglia verso valori meno negativi e ad un leggero calo del valore di picco della transconduttanza. I modi di degradazione osservati sono da attribuire a intrappolamento di carica su stati profondi distribuiti nella regione attiva dei dispositivi, in particolare, sotto il gate (per lo spostamento della tensione di soglia) e nelle regioni di accesso gate-drain e gate-source (per il calo della transconduttanza).
2. Attraverso l'analisi dei transistori di collasso osservati polarizzando un dispositivo non collassato al buio, è stato caratterizzato il tempo di cattura delle trappole e la loro energia di attivazione ($E_c=0.1$ eV). Il processo studiato risulta simile al fenomeno della fotoconduttività persistente già osservato nel GaN- bulk;
3. Mediante misure di recupero di illuminando dispositivi collassati con luce monocromatica di diverse lunghezze d'onda (fotoconduttività) sono state identificate quattro energie di transizione ai seguenti valori di energia: 1.75 eV, 2.32 eV, 2.67 eV, e 3.15 eV. I valori di 1.75eV e 2.67eV sono in buon accordo con valori riportati in letteratura.

Studio degli effetti dovuti a portatori altamente energetici (elettroni caldi) nelle caratteristiche elettriche dei dispositivi elettronici;

Come già anticipato nell'introduzione, I GaN HEMT, possono operare a tensioni di drain molto elevate che causano la presenza campi elettrici estremamente elevati. Questi forzano i portatori di carica a raggiungere energie molto elevate (elettroni caldi) dando il via a fenomeni di degrado quali l'intrappolamento di carica, la generazione di difetti e/o generatori di livelli profondi, e problemi di rilassamento della tensione reticolare, dovuti agli effetti piezoelettrici inversi indotti dall'elevato campo elettrico, alle interfacce tra i vari materiali che compongono il dispositivo. Il microscopio ad emissione (EMMI) è uno strumento estremamente importante per lo studio della distribuzione di

portatori liberi (sia spazialmente che in energia) nell'area attiva dei dispositivi. L'EMMI è quindi una tecnica molto importante per investigare la presenza di elettroni caldi in dispositivi operanti ad alti valori di campi elettrici. In questa attività di ricerca, l'EMMI permette di stabilire se sia presente una focalizzazione delle correnti (current crowding) nei dispositivi operanti in condizioni di pre-breakdown. Questo aspetto è molto importante, in quanto il principale obiettivo dei dispositivi su GaN è quello di ottenere valori di densità di potenza estremamente elevati, da qui la necessità di alte tensioni al drain. L'EMMI è stato inoltre utilizzato come strumento per l'indagine dei guasti nell'attività che verrà effettuata dalla linea di ricerca "Affidabilità. Oltre a localizzare la zona danneggiata in un dispositivo (in modo non distruttivo), sarà possibile correlare la degradazione del dispositivo con il corrispondente meccanismo che porta al degrado.

Studio del comportamento dei dispositivi GaN-HEMT in regime di breakdown.

Le condizioni di breakdown dei dispositivi sono state ampiamente studiate per identificare al meglio la "Safe Operating Area" (SOA) dei dispositivi in esame. In particolare, è stato studiato il breakdown nella configurazione a due terminali, tra Gate e Drain e tra Gate e Source, come anche nella configurazione a tre terminali. Le misure di breakdown a tre terminali sono state eseguite polarizzando i dispositivi a diverse tensioni di Gate (dal canale aperto al canale chiuso). Per questa analisi, è stato utilizzato un sistema TLP (Transmission Line Pulse) per la generazione di impulsi della durata di 100 ns. Tale impulsore è stato fondamentale per evitare bruciature dei dispositivi causati da problemi termici. Questo studio ha permesso di identificare il luogo dei punti dei valori di breakdown nella famiglia di curve corrente - tensione, che ha permesso di correlare il breakdown con vari parametri fisici, come il campo elettrico o fenomeni di ionizzazione da impatto. Questa attività è stata accompagnata anche da un'estesa analisi al microscopio ad emissione come descritto nel paragrafo precedente.

Problemi di affidabilità in dispositivi GaN HEMT

Questa attività, che rappresenta la più vasta e importante dell'attività sui dispositivi su GaN, può essere suddivisa in due sotto-ricerche:

Storage termico

Sono stati identificati i modi ed i meccanismi di guasto attivati dalla temperatura (test termici a differenti temperature sia su strutture di test che dispositivi completi, estrazione dell'energia di attivazione). Sono stati quindi eseguiti stress termici accelerati in camere ad atmosfera controllata, senza polarizzazione su dispositivi e strutture di test. Grazie a questa attività sono state individuati i principali meccanismi di degrado attivati termicamente nei dispositivi in esame, con particolare attenzione alla degradazione dei contatti Ohmici e Schottky.

Stress da elettroni caldi e correlazione punto di lavoro – stress rf

E' stato studiato e sviluppato un dettagliato piano per lo studio dell'affidabilità dei dispositivi in esame cercando di svolgere l'analisi su un numero statisticamente significativo di campioni. Il piano ha incluso:

- Identificazione di procedure per un veloce recupero e confronto di strutture diverse (misure DC veloci, test ad alte polarizzazioni)
- Studio dell'effetto combinato di temperatura e corrente, campi elettrici elevati e temperatura (test di vita in DC a diverse temperature, valutazione dell'energia di attivazione)
- Test in polarizzazione inversa (per valutare l'influenza del campo elettrico)
- Valutazione della robustezza dei dispositivi durante impulsi di corrente estremamente veloci (test TLP)
- Analisi dell'affidabilità (confronto dei risultati dell'analisi di guasto con simulazioni di dispositivo 2D utilizzando Synopsis SENTAURUS, precedentemente conosciuto come ISE-DESSIS, analisi dei dati, estrazione dell'energia di attivazione e del MTTF) in stretta cooperazione con l'Università di Modena.

Il risultato di questa attività è stato confrontato e correlato con i modi e meccanismi di degradazione causati da stress rf ottenuti da laboratori di ricerca correlati. C'è un grande interesse, nella comunità di ricerca, di correlare i risultati degli stress in DC con quelli in rf. Infatti, nonostante la condizione di stress più vicina ad un'applicazione reale per questi dispositivi sia lo stress rf, questo è comunque un test estremamente costoso sia in termini di tempo che di attrezzature. Al contrario, lo stress in condizioni DC è molto più flessibile e più facile da implementare. Di conseguenza, una vera correlazione tra i due tipi di stress è sicuramente necessaria.

Caratterizzazione e simulazione di JFET processati su SiC (politipo 6H-SiC) con gate sepolto (Buried Gate 6H-SiC JFET)

Sono stati caratterizzati sperimentalmente, e mediante simulatori di dispositivo, JFET processati su SiC (politipo 6H-SiC) con gate sepolto (Buried Gate 6H-SiC JFET) dai quali sono stati studiati il comportamento in temperatura e in bassa frequenza e relativamente ai fenomeni di ionizzazione da impatto. I risultati ottenuti hanno permesso di individuare instabilità (collasso della corrente a bassa temperatura e dispersione in frequenza della transconduttanza) legate sia alla presenza di stati trappola profondi che ai droganti, caratterizzati in questi materiali da un notevole valore dell'energia di (>100 meV). I risultati principali possono essere così riassunti:

1. E' stata utilizzata, per la prima volta su dispositivi SiC-JFET, la tecnica della dispersione in frequenza della transconduttanza, $g_m(f)$, per la caratterizzazione degli stati trappola. Sono stati identificati quattro livelli energetici: i) una trappola per elettroni caratterizzata da una energia di attivazione di 0.28 eV; ii) tre trappole per lacune, con le seguenti energie di attivazione: 0.16, 0.18 and 0.54 eV.
2. Mediante di misure di DLTS (Deep Level Transient Spectroscopy) in corrente e in capacità sono stati identificati: trappole per lacune 0.18 eV, 0.19 eV, e 0.59 eV, trappole per elettroni: 0.27 eV. Si può osservare l'ottimo accordo con le misure ottenute con le misure di transconduttanza confermando la grande utilità di questa tecnica.
3. Attraverso il confronto con simulazioni 2D di dispositivo, ottenute mediante il simulatore ISE-TCAD DESSIS, è stato possibile localizzare gli stati trappola: lo stato trappola per elettroni nel canale n e quelli per lacune localizzati nel p gate.

IV.6 Collaborazioni

Nell'ambito di queste tematiche, Gaudenzio Meneghesso sta collaborando con i seguenti laboratori di ricerca:

- ◆ Reperimento di prototipi di dispositivi su scambio di informazioni:
University of California, Santa Barbara,
University of Lille, IEMN, France
University of Virginia, Department of Electrical Engineering, VA, USA
Rensselaer Polytechnic Instit., Troy New York
U.S. ARMY Research Laboratories, Adelphi, Maryland;
General Electric, Corporate Research and Development, Schenectady, NY
Istituto **LAMEL** CNR, Bologna;
Selex-SI, Roma (Italy)
UMS - Ulm (Germany)
PICOGIGA, Paris (France)
III-V Labs, Marcoussy, (France)
IEMN, Lille (France)
Fraunhofer IAF (Germany),
- ◆ Caratterizzazione dei dispositivi elettronici mediante tecniche di indagine innovative:
Università di Bologna, Dipartimento di Fisica per misure di DLTS;
Istituto **MASPEC** CNR, Parma per misure di Catodoluminescenza;
Università di Parma, Dipartimento di Fisica, per misure di emissione di luce;
Università di Cagliari, Dipartimento di Ingegneria,
Università di Modena e Reggio Emilia, Dipartimento di Scienze dell'Ingegneria;

IV.7 Programmi di ricerca

Nell'ambito di questa attività di ricerca, Gaudenzio Meneghesso, ha partecipato, e partecipa a diversi programmi di ricerca nazionali ed internazionali e a diversi contratti di consulenza:

- 1999-2000** Collabora all'attività di ricerca tra L'Università di Padova e General Electric per la caratterizzazione, l'affidabilità e la modellizzazione di dispositivi FET e LED su GaN e SiC.
- 1997-2001** Partecipa attivamente alle ricerche nell'ambito del progetto Nazionale **MADESS SP2** nella tematica "Caratterizzazione di dispositivi su SiC".
- 2001/2002** Partecipa ad un progetto dell'ASI "Characterization, Modelling and Reliability of GaN Based microwave power transistors for high efficiency transmit spaceborn systems"
- 2001-2003** Partecipa al progetto tra l'Università di Padova e l'Ufficio Europeo dell'Esercito Americano dal titolo "Reliability and breakdown in conventional and wide-band-gap power microwave devices".
- 2002** Partecipa al progetto tra l'Università di Padova e GELCORE LLC dal titolo "Reliability Physics of GaN Light Emitting Diode".
- 2003-2004** Partecipa al progetto PRIN "Diodi emettitori di luce (LED) su GaN ad alta intensità ed efficienza per i futuri sistemi di illuminazione a stato solido".

- 2004-2005** Partecipa al progetto PRIN “FET a eterostruttura in tecnologia GaN per sistemi di telecomunicazioni a larga banda”.
- 2005-2008** Progetto KORRIGAN “Key Organization for Research on Integrated Circuits in GaN Technology”, WEAO Research Cell.
- 2005-2008** Progetto STREP della Comunita' Europea: HYPHEN “Hybrid Substrates for Competitive High Frequency Electronics”.

IV.8 Rilevanza scientifica e riconoscimenti

Durante questi primi anni di attività relativa a dispositivi realizzati su materiali a largo energy gap Gaudenzio Meneghesso (in collaborazione con i laboratori di ricerca sopra citati) ha ottenuto risultati che hanno ricevuto considerazione a livello internazionale come testimoniato dalla presentazione dei risultati preliminari a conferenza di rilievo Internazionale (IEEE-IEDM, IEEE-IRPS, SSDM, EOS/ESD, ...) e sul riviste prestigiose (IEEE – Electron Device Letters, IEEE Transaction on Electron Devices, IEE Electronics Letters, Applied Physics Letters, Microelectronics Reliability, ...)

E' stato personalmente invitato a tenere relazioni ad invito a numerose conferenze internazionali:

- *EuMW European Microwave Week, Short Course on: “Wide Bandgap semiconductors” nel 2001, '02, '03 e '04.*
- *European Heterostructure Technology Workshop, La Casona del Pinar, San Rafael, Segovia, SPAIN, 2003*
- *2007 International Conference on Solid State Devices and Materials (SSDM 2007)*
- *44th WOCSEMMAD, The Workshop on Compound Semiconductor Materials and Devices, 2008*
- *7th International Conference on Advanced Semiconductor Devices and Microsystems ASDAM 2008,*

E' inoltre coautore di altri due relazioni ad invito (IEEE IEDM2007 e SSDM 2008).

Ha tenuto un seminario relativi ai risultati ottenuti nello studio della caratterizzazione e dell'affidabilità di dispositivi a microonde su Nitruro di Gallio dal titolo “*Instabilities and degradation in GaN-based devices*” presso il Walter Schottky Institute della Technical University di Monaco (Germania).

Ha fatto parte anche del sub-committee “Quantum Electronics and Compound Semiconductors, QEC” della conferenza **IEEE IEDM** International Electron Device Meeting, come **Membro** nel 2003 e come **chair** nel 2004 e nel 2005, (conferenza relativa ai dispositivi elettronici tra le più importante della IEEE).

Fa parte anche del sub-committee “Wide bandgap Semiconductors” della conferenza IEEE International Reliability Physics Symposium, **IEEE IRPS**, la più importante conferenza mondiale sull'affidabilità dei dispositivi elettronici, come **Membro** nel 2005 e 2006, come **vice-Chair** nel 2007 e come **Chair** nel 2008

Nel 2008 entra a far parte del sub-committee “Compound Semiconductor Circuits, Electron Devices and Device Physics”, della conferenza **International Conference on Solid State Devices and Materials (SSDM 2008)**.

Fa parte anche del sub-committee “Photonics, Compound semiconductors and Nanomaterials reliability” della conferenza European Symposium Reliability on Electron Devices, Failure Physics and Analysis (**ESREF**), conferenza Europea di riferimento per l'affidabilità dei dispositivi elettronici, come **Membro** nel 2006 e come **Chair** nel 2007 e 2008.

V. CARATTERIZZAZIONE ELETTRICA, MODELLIZZAZIONE E AFFIDABILITÀ DI DISPOSITIVI A MICROONDE CON PARTICOLARE RIFERIMENTO AI FENOMENI CONNESSI AGLI ELETTRONI CALDI (IONIZZAZIONE DA IMPATTO, BREAKDOWN, EMISSIONE DI LUCE E DEGRADAZIONE DOVUTA A PORTATORI CALDI).

V.1 Sommario

E' stato condotto uno studio sistematico delle caratteristiche e dell'affidabilità di dispositivi ad effetto di campo (MESFETs ed HEMTs) e bipolari (HBT) cresciuti su GaAs e/o su InP. In particolare sono stati affrontati i seguenti argomenti:

- Misura e caratterizzazione del breakdown (a canale aperto e chiuso) e del coefficiente di ionizzazione;*
- Miglioramento del breakdown in dispositivi su InP mediante l'utilizzo di un canale composito (InGaAs/InP) e quantizzato (spessore di canale inferiore a 100 Å);*
- Studio dei modi e meccanismi di guasto in dispositivi sottoposti a prove di vita accelerate (regimi di elevati campi elettrici e ad alte temperature);*
- Studio dell'effetto della passivazione in dispositivi HEMT su InP per migliorare l'affidabilità.*

L'attività di ricerca ha prodotto risultati che hanno permesso di ottenere importanti indicazioni per lo sviluppo di dispositivi con prestazioni migliori e con maggiore affidabilità'.

V.2 Introduzione

Come è noto, i dispositivi a semiconduttore composito trovano applicazione nell'ambito delle trasmissioni ad elevatissime frequenze e a basso rumore quali trasmissioni satellitari a larga banda, sistemi radar, telefonia, e così via. Attualmente, per queste applicazioni, vengono largamente utilizzati i dispositivi su GaAs, che hanno oramai raggiunto una buona maturità tecnologica, mentre i dispositivi su InP saranno probabilmente i dispositivi utilizzati nelle trasmissioni del prossimo futuro (80 Gbit). Attualmente si continua a svolgere attività di ricerca per realizzare dispositivi capaci di operare a frequenze sempre più elevate e che garantiscano livelli di affidabilità sempre maggiori, con interventi che riguardano:

- ◆ **I materiali:** materiali di base, su cui realizzare i dispositivi elettronici, con proprietà (mobilità, velocità di deriva, ecc) sempre migliori, come ad esempio $\text{Al}_x\text{Ga}_{1-x}\text{As}$ e $\text{In}_x\text{Ga}_{1-x}\text{As}$ su GaAs (dispositivi Pseudomorfici) oppure $\text{Al}_x\text{In}_{1-x}\text{As}$ e $\text{In}_x\text{Ga}_{1-x}\text{As}$ cresciuti lattice-matched su InP.
- ◆ **Le tecniche di crescita:** tecniche di crescita epitassiale che permettano di crescere materiali semiconduttori con notevole precisione sulla composizione del materiale composito e sullo spessore dei diversi strati di semiconduttore;
- ◆ **Lo scaling delle dimensioni:** realizzare dispositivi con dimensioni nanometriche, per ridurre i tempi di transito dei portatori di carica, comporta un aumento delle frequenze operative dei dispositivi stessi;
- ◆ **L'ingegnerizzazione della struttura dei dispositivi:** Individuare soluzioni tecnologiche innovative, come opportune geometrie delle regioni di "gate-recess", particolari strati di passivazione della superficie, particolari combinazioni di materiali nel canale di conduzione dei HEMT (Canale composito InGaAs/InP e quantizzato), che permettono di ottenere dispositivi in grado di soddisfare particolari richieste di prestazioni e di affidabilità.
- ◆ **Le eterostrutture e ingegnerizzazione delle bande:** si riescono a realizzare dispositivi ad effetto di campo e bipolari caratterizzati da maggiori densità di carica libera, migliore mobilità dei portatori, migliore confinamento dei portatori, ecc. che saranno in grado di raggiungere e superare frequenze operative di 1 THz.

V.3 Problematiche aperte

Realizzare dispositivi con dimensioni sempre più piccole (senza una corrispondente riduzione delle tensioni di alimentazione) significa generare campi elettrici molto elevati che comportano la presenza di portatori di carica altamente energetici, elettroni (o lacune) caldi con conseguenti problemi di affidabilità. Inoltre, i dispositivi a microonde che attualmente presentano le migliori prestazioni in termini di mobilità e figura di rumore sono realizzati con materiali caratterizzati da un valore di Energy Gap, E_G , molto basso ($\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ ha E_G di circa 0.8 eV a temperatura ambiente). La presenza simultanea di alti campi elettrici e semiconduttori con basso E_G fa sì che il fenomeno della generazione di coppie elettrone/lacuna mediante il processo di ionizzazione da impatto sia presente in modo massiccio.

Tutto questo può compromettere le prestazioni e l'affidabilità dei dispositivi a microonde.

Riduzione delle prestazioni:

Il fenomeno della ionizzazione da impatto è causa di diversi effetti negativi:

1. Ha un effetto diretto sul breakdown dei dispositivi costringendo a ridurre la massima tensione operativa con pesanti ripercussioni sulla massima potenza ricavabile dai sistemi realizzati;
2. Le lacune generate dalla ionizzazione da impatto danno luogo ad un eccesso di corrente di gate che compromette il buon funzionamento dei circuiti di potenza;
3. La presenza della ionizzazione da impatto causa un aumento della figura di rumore dei dispositivi con pesanti ripercussioni sul rapporto segnale/rumore dei sistemi;
4. Le lacune generate per ionizzazione da impatto modulano la carica intrappolata negli stati trappola presenti nelle regioni attive dei dispositivi con conseguente variazione della tensione di soglia e delle resistenze parassite. Tutto ciò è molto critico nei sistemi rf dove, per un corretto funzionamento dei circuiti (adattamento di impedenze) è richiesta una scelta molto oculata del punto di lavoro.
5. Nei dispositivi FET, le lacune generate per ionizzazione da impatto si accumulano nella regione di source e/o nel substrato causando un aumento della corrente che a sua volta aumenta il numero di lacune generate. Si instaura così un meccanismo di un feedback positivo che porta al breakdown del dispositivo (Fenomeno conosciuto come "Effetto Bipolare Parassita", PBE).

Problemi di affidabilità:

Polarizzare i dispositivi in regime di elevati campi elettrici comporta seri problemi di affidabilità. Portatori altamente energetici possono causare danni alla struttura cristallina dei semiconduttori con la conseguente formazione di difetti reticolari che possono comportarsi come stati trappola. Per questi motivi è stata studiata con grande dettaglio, mediante un gran numero di prove di vita "accelerate", la risposta dei dispositivi sottoposti a regimi di portatori altamente energetici. Sono stati identificati specifici modi e meccanismi di guasto e sono state sviluppate soluzioni tecnologiche che permettono di ottenere livelli di affidabilità adeguati;

E' stata quindi compiuta una completa caratterizzazione del fenomeno della ionizzazione da impatto e degli effetti indotti sulle caratteristiche elettriche dei dispositivi.

V.4 Sintesi dell'attività di ricerca

Gaudenzio Meneghesso si è occupato di dispositivi a microonde in semiconduttori composti a partire dal 1991, nell'ambito del lavoro di tesi di laurea concernente la caratterizzazione dell'affidabilità di dispositivi HEMT con eterostruttura AlGaAs/GaAs commerciali della Toshiba (S8902) sottoposti a polarizzazione in regime di elettroni caldi. A partire da tale data ha condotto studi sistematici sull'influenza dei materiali e dei processi tecnologici sulle caratteristiche elettriche e sulla affidabilità dei dispositivi per microonde su Arseniuro di Gallio (GaAs) e Fosforo di Indio (InP). In particolare l'analisi ha riguardato sia dispositivi ad effetto di campo, quali MESFET e HEMT (High Electron Mobility Transistors), che dispositivi bipolari quali HBT (Heterojunction Bipolar Transistors). L'attività di ricerca ha prodotto risultati rilevanti nell'ambito della caratterizzazione e dell'affidabilità e ha permesso di ottenere importanti indicazioni per lo sviluppo di nuovi dispositivi con prestazioni più elevate.

V.4.1 Tematiche di ricerca

Gaudenzio Meneghesso ha affrontato le seguenti tematiche di ricerca:

1. Definizione di tecniche per la caratterizzazione elettrica dei dispositivi elettronici per microonde;
2. Studio degli effetti dovuti a portatori altamente energetici, elettroni caldi e del conseguente fenomeno della ionizzazione da impatto, nelle caratteristiche elettriche dei dispositivi elettronici;
3. Caratterizzazione dei fenomeni legati alla ionizzazione da impatto mediante l'analisi spettroscopica della radiazione emessa e la microscopia ad emissione.
4. Valutazione qualitativa e quantitativa del coefficiente di ionizzazione per elettroni e lacune mediante misure su HEMT e HBT;
5. Studio del ruolo della ionizzazione da impatto nella determinazione del breakdown dei dispositivi ad effetto di campo (MESFET, HEMT);
6. Studio dei modi e dei meccanismi di guasto di dispositivi elettronici HEMT su GaAs e su InP polarizzati in regime di elettroni caldi;

7. Studio dell'influenza dei livelli profondi sulle caratteristiche elettriche e sul comportamento a bassa frequenza di MESFET e HEMT.
8. Caratterizzazione e studio della stabilità di dispositivi HEMT su InP caratterizzati da varianti tecnologiche innovative quali: i) canale composito InGaAs/InP, ii) canale quantizzato (spessore di canale inferiore a 100 Å), iii) InP etch stopper layer, iv) diverse strutture del recess di gate.

V.4.2 Risultati principali

I risultati più importanti e originali possono essere così riassunti:

1. **Caratterizzazione della ionizzazione da impatto:** Mediante dispositivi bipolari ad eterogiunzione (HBT) è stato valutato il coefficiente di ionizzazione per elettroni e per lacune nel $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ ed individuato un comportamento in temperatura anomalo (α_n aumenta all'aumentare della temperatura). È stata inoltre ottenuta una completa caratterizzazione dei fenomeni connessi alla ionizzazione da impatto nei dispositivi elettronici quali: i) generazione/ricombinazione di coppie elettrone-lacuna; ii) distribuzione spettrale e spaziale della radiazione visibile ed infrarossa emessa; iii) dipendenza dalla temperatura del coefficiente di ionizzazione in diversi materiali (GaAs, InGaAs).
2. **Caratterizzazione del breakdown:** È stato individuato il ruolo fondamentale delle lacune generate dalla ionizzazione da impatto nell'innescare il breakdown nei dispositivi HEMT e MESFET mediante l'effetto di transistor bipolare parassita. Sono state inoltre individuate delle soluzioni tecnologiche innovative per HEMT su InP che consentono di ridurre il fenomeno della ionizzazione da impatto (canale composito e quantizzato) e quindi di migliorare le prestazioni in termini di breakdown;
3. **Affidabilità di dispositivi a microonde:** Sono stati identificati numerosi modi e meccanismi di degradazione indotti su dispositivi HEMT su GaAs e InP polarizzati in regime di "elettroni caldi". In particolare la generazione di stati trappola e/o la modulazione della carica in essi intrappolata risulta essere il meccanismo di degradazione più frequentemente osservato. È stata inoltre identificata l'importanza delle regioni superficiali (di accesso) nel determinare la stabilità dei dispositivi elettronici e, nei dispositivi HEMT su InP, è stata individuata una soluzione tecnologica che ne migliora l'affidabilità (InP etch stopper layer);
4. **Effetti indotti da radiazioni su MESFETs:** Sono stati individuati gli effetti indotti dalle radiazioni sulle caratteristiche elettriche statiche e dinamiche di dispositivi su GaAs. In particolare sono stati caratterizzati gli stati trappola indotti da neutroni su dispositivi MESFET mediante misure in frequenza della transconduttanza (g_m) e della conduttanza di uscita (g_D).

V.5 Contributo scientifico dettagliato:

V.5.1 Caratterizzazione della ionizzazione da impatto:

Misura del coefficiente di ionizzazione per elettroni su $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ mediante l'uso di HBT npn su InP:

Grazie alla collaborazione con Hughes Research Laboratories (Malibu, California), che ha realizzato dispositivi bipolari ad eterogiunzione npn (nnp HBT) con collettore $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ molto spesso e poco drogato, è stato possibile misurare il coefficiente di ionizzazione, fino a bassi campi elettrici, degli elettroni, α_n , nell' $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ (lattice matched su InP). Studiando la dipendenza dalla temperatura di tale coefficiente è stato trovato un risultato completamente originale e anomalo: in questo materiale α_n aumenta all'aumentare della temperatura. I risultati sperimentali evidenziano una dipendenza esponenziale tra l'aumento del coefficiente di ionizzazione (all'aumentare della temperatura) e la diminuzione dell'energy gap, E_G . L'anomalo comportamento del coefficiente di ionizzazione, in questo materiale, è stato attribuito alla riduzione dell' E_G che domina sull'effetto di aumento dello scattering fononico all'aumentare della temperatura.

È stato messa in evidenza l'impossibilità di utilizzare HBT con collettore in $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ per applicazioni di potenza. Si può infatti instaurare un meccanismo di "thermal runaway" dovuto alla dissipazione di potenza e al conseguente aumento della corrente di uscita dovuta alla ionizzazione da impatto indotta termicamente.

Misura del coefficiente di ionizzazione per lacune su $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ mediante l'uso di HBT pnp su InP.

Grazie ad una collaborazione con L'Università di Michigan, che ha realizzato HBT pnp su InP, è stato possibile misurare il coefficiente di ionizzazione per lacune α_p , nell' $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ (lattice matched su InP). Il coefficiente di ionizzazione è stato valutato mediante una serie di misure che hanno permesso di calcolare e correggere gli errori introdotti da effetti del secondo ordine quali: i) effetto Early; ii) aumento della corrente inversa del diodo base collettore, I_{CB0} ; iii) effetti termici. Per una più corretta estrazione del coefficiente di ionizzazione sono state effettuate correzioni numeriche per tenere conto anche dell'effetto di "spazio morto". Si tratta di quella regione iniziale di semiconduttore nella quale i portatori di carica, in essa iniettati, vengono accelerati dal campo elettrico e non riescono a ionizzare a causa del tempo (o dello spazio) di cui necessitano per raggiungere l'energia sufficiente per ionizzare. I valori di α_p ottenuti sono in buon accordo con i valori presenti in letteratura e ottenuti, mediante altre tecniche di misura, sull' $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ bulk.

Caratterizzazione elettro-ottica della ionizzazione da impatto nei dispositivi ad effetto di campo

Il fenomeno della ionizzazione da impatto è stato studiato in dettaglio, in dispositivi HEMTs pseudomorfici a doppia eterostruttura AlGaAs/InGaAs/AlGaAs/GaAs, attraverso diverse tecniche di indagine che vanno dalle semplici misure DC a più sofisticate tecniche microscopiche e spettroscopiche (Elettroluminescenza, Emission Microscopy). Grazie a queste tecniche di misura è stato possibile misurare lo spettro della radiazione emessa e della sua distribuzione spaziale. Le misure di emissione risolte spazialmente sono state particolarmente importanti per poter identificare il meccanismo di accumulo, delle lacune, generate per ionizzazione da impatto, al source (e nel substrato). Infatti, parte delle lacune generate dalla ionizzazione da impatto nella regione ad alto campo elettrico, gate-drain, diffondono nella regione a basso campo elettrico, gate-source (grazie al confinamento fornito dal profilo di potenziale della eterostruttura e del campo elettrico favorevole) dove si accumulano. L'accumulo di lacune comporta un aumento di elettroni nel canale (corrente nel dispositivo) che a sua volta aumenta il numero di coppie elettrone/lacuna generate per ionizzazione da impatto. Tale fenomeno, noto come transistor bipolare parassita (PBE), risulta essere fondamentale nel determinare il breakdown a canale aperto di questi dispositivi. Con questo risultato si può identificare un modo per aumentare il breakdown in questi dispositivi evitando l'accumulo di lacune al source/substrato (attraverso opportuni contatti di source o di substrato).

Dall'analisi della distribuzione spettrale e spaziale della radiazione emessa sono stati inoltre ottenuti i seguenti risultati:

- 1) Lo spettro della luce emessa è composto di due componenti: una con distribuzione maxwelliana (dovuta a scattering di elettroni caldi), che si estende fino a 2-3 eV, e una centrata in energia al valore dell' E_g del canale InGaAs, dovuta alla ricombinazione di elettroni e lacune poco energetici.
- 2) La componente dello spettro con distribuzione maxwelliana, dovuta a scattering di elettroni caldi, viene emessa principalmente nella regione ad alto campo elettrico gate-drain, mentre la componente dello spettro centrata in energia al valore dell' E_g , dovuta alla ricombinazione di elettroni e lacune viene emessa nella regione gate-source;
- 3) E' stato analizzato il picco di ricombinazione della radiazione emessa con un monocromatore sensibile e sono state individuate transizioni tra stati quantizzati del canale.

V.5.2 Caratterizzazione del breakdown a canale aperto in dispositivi MESFET e HEMT su GaAs:

Misure e simulazione circuitale del breakdown a canale aperto:

E' stato dimostrato che la misura di breakdown a canale aperto di un dispositivo di media/alta potenza, effettuata con le convenzionali tecniche DC, e' affetta da notevoli errori a causa di effetti di autoriscaldamento non trascurabili. E' stato altresì dimostrato che le tecniche di misura impulsive, che utilizzano impulsi rettangolari di durata temporale non inferiore a 10/100 μs , non sono in grado di evitare completamente questi problemi. E' stato quindi progettato e costruito un sistema di generazione di impulsi, basato sulla carica e scarica di un cavo coassiale (TLP,

Transmission Line Pulse), capace di generare impulsi rettangolari di corrente della durata di 100 ns (e di ampiezza variabile). Grazie a questo generatore di impulsi di corrente è stato possibile studiare con maggior precisione i fenomeni di breakdown di diversi tipi di dispositivi per microonde (MESFET, HEMT, PHEMT) in modo non distruttivo e ottenendo importanti informazioni sul comportamento in regime di elevate correnti.

Sulla base delle osservazioni sperimentali è stato sviluppato un modello SPICE che tiene conto del fenomeno della ionizzazione da impatto e del transistor bipolare parassita, in grado di simulare le caratteristiche di breakdown a canale aperto con buon accordo con i risultati sperimentali. Grazie all'aiuto di questo modello è stato possibile identificare un effetto di "Bipolare Laterale Parassita" determinante nel breakdown a canale aperto dei dispositivi analizzati.

Caratterizzazione del breakdown in dispositivi a canale composito e quantizzato:

Gli HEMT su InP, con eterostruttura InAlAs/InGaAs, permettono di raggiungere frequenze operative e livelli di figura di rumore senza eguali nei dispositivi fino ad ora conosciuti. Tali dispositivi, tuttavia, soffrono di un basso valore di breakdown causato dal ridotto E_G del canale $In_{0.47}Ga_{0.53}As$ (circa 0.8 eV a temperatura ambiente). Per ovviare a questo inconveniente sono stati realizzati dispositivi HEMT a canale composito InGaAs/InP che permettono di combinare i vantaggi di entrambi i materiali, ovvero l'elevata mobilità a bassi campi dell'InGaAs unitamente all'elevata velocità di saturazione e alla minore ionizzazione da impatto dell'InP (che ha un valore di energy gap di 1.4 eV) ad elevati campi elettrici. Inoltre, riducendo lo spessore del canale InGaAs a poche decine di Å è possibile aumentarne l'effettivo bandgap, attraverso il fenomeno della quantizzazione dei livelli energetici nel canale, e rendere questi dispositivi più robusti nei confronti del breakdown.

È stato studiato il breakdown a canale aperto e a canale chiuso di dispositivi FET ad eterostruttura HEMT su InP con canale composito $In_{0.53}Ga_{0.48}As/InP$ con tre diversi spessori del canale InGaAs: 30 Å, 50 Å, 100 Å. Sono state effettuate misure in diverse condizioni di polarizzazione e a diverse temperature. I risultati sperimentali hanno dimostrato che la quantizzazione degli stati energetici degli elettroni nel canale (ottenuta costruendo dispositivi con spessore di canale inferiori ai 100 Å) può essere utilizzata con successo per controllare il breakdown dei dispositivi in InAlAs/InGaAs sia a canale aperto che a canale chiuso a causa dell'aumento del bandgap effettivo, dovuto alla quantizzazione dei livelli energetici nel canale.

Simulazione del breakdown mediante simulatori 2D:

In collaborazione con L'Università di Roma II "Tor Vergata" sono state effettuate simulazioni di dispositivo del breakdown mediante l'utilizzo di simulatori Monte Carlo associati a solutori dell'equazione di Poisson in due dimensioni. Grazie alla completa caratterizzazione elettrica effettuata è stato possibile calibrare il simulatore ed ottenere quindi informazioni relative allo spettro della radiazione emessa e trovare conferma dei risultati sperimentali ottenuti (vedi punto precedente) e alla distribuzione spaziale dei portatori caldi, nonché delle lacune generate dal processo della ionizzazione da impatto.

È stato inoltre verificata la stretta relazione tra il breakdown a canale aperto e l'effetto bipolare parassita causato dall'accumulo delle lacune, generate per ionizzazione da impatto, nel substrato e nei pressi del source.

V.5.3 Caratterizzazione dell'affidabilità di dispositivi a microonde:

HEMT ad eterostruttura AlGaAs/GaAs.

Sono state impostate e svolte prove di vita accelerate, in regime di ionizzazione da impatto, al variare delle condizioni di polarizzazione, allo scopo di identificare eventuali degradazioni parametriche delle caratteristiche elettriche. Sono stati individuati i seguenti modi di degradazione:

Diminuzione della corrente di drain e della transconduttanza in zona lineare;

Aumento della resistenza parassita di drain;

Comparsa di dispersione in frequenza della transconduttanza;

Aumento della tensione di breakdown (Breakdown Walkout).

È stata verificata la presenza di una degradazione parametrica dipendente dal rapporto I_{Gi}/I_D (corrente di gate dovuta alle lacune generate dalla ionizzazione da impatto sulla corrente di drain) e per la prima volta si è ottenuta una correlazione tra degradazione ed elettroni caldi. Il meccanismo di degradazione identificato consisteva nella formazione di stati trappola nella regione superficiale ad alto campo elettrico gate-drain del dispositivo. Per l'individuazione e la caratterizzazione degli stati trappola è stata messa a punto una tecnica basata sulla dispersione in frequenza della transconduttanza. Tale tecnica si è dimostrata semplice e accurata. La sua

accuratezza è stata confermata mediante misure di DLTS (Deep Level Transient Spectroscopy) effettuate grazie ad una collaborazione avviata con l'EPFL di Losanna.

HEMT pseudomorfici ad eterostruttura AlGaAs/InGaAs/GaAs

Il comportamento delle caratteristiche elettriche DC di HEMT Pseudomorfici ad eterostruttura AlGaAs/InGaAs/GaAs è stato studiato a diverse temperature (da 70 K a 400 K) e/o in regime di elettroni caldi. Sono state effettuate un'ampia serie di prove:

Misure di dispositivi polarizzati in regime di ionizzazione da impatto a effettuate diverse temperature;

Prove di storage (alta temperatura senza polarizzazione);

Misure di DLTS (Deep Level Transient Spectroscopy);

I modi di degradazione osservati, *dopo polarizzazione ad alte temperature*, consistevano in aumenti della corrente di drain dovuti a variazioni della tensione di soglia. Il meccanismo di degradazione individuato è stato la variazione della carica netta intrappolata, su stati trappola presenti nell'AlGaAs sotto il gate, dovuta all'emissione termoionica di elettroni o della compensazione con le lacune generate dalla ionizzazione da impatto.

Dopo polarizzazione dei dispositivi a basse temperature, i modi di degradazione osservati consistevano in a) collasso della corrente di drain e della transconduttanza; b) spostamento della tensione di soglia V_T . È stato dimostrato che i due diversi tipi di instabilità (dipendenti dalla condizione di polarizzazione) erano dovuti ad un intrappolamento di elettroni negli stati trappola. Si riusciva ad ottenere un completo recupero delle caratteristiche elettriche DC del dispositivo polarizzando lo stesso ad alte tensioni di bias, in regime di ionizzazione da impatto, senza riscaldarlo o illuminarlo. Questo "recovery" è stato attribuito alla compensazione della carica negativa intrappolata da parte delle lacune generate per ionizzazione da impatto.

HEMT "Lattice Matched" su InP con eterostruttura InAlAs/InGaAs/InP

Grazie alla collaborazione con NTT (Nippon Telegraph and Telephone, Tokyo), nell'ambito del progetto di ricerca "Hot Electron Effects and the Reliability in InP-HEMTs" (vedi sezione C3) è stato condotta una estesa caratterizzazione di dispositivi HEMT su InP (Lattice Matched) caratterizzati da diverse varianti tecnologiche della regione di recess di gate: con o senza uno strato di "InP-etch-stopper" e con due diversi valori della larghezza del recess di gate. Il risultato più importante ottenuto è stato l'aver identificato nell' "InP etch stopper", un elemento fondamentale per la stabilità di questi dispositivi. I dispositivi realizzati senza questo strato presentavano diverse anomalie:

- Effetto kink nelle caratteristiche di uscita;
- Dispersione in frequenza della transconduttanza;
- Degradazione delle caratteristiche I-V successivamente a prove di vita accelerate in regime di elettroni caldi.

Tutti questi effetti negativi non sono mai stati osservati in dispositivi con l' "InP etch stopper". Il motivo di questo comportamento è dovuto ad un effetto di passivazione dell' "InP etch stopper" che evita la formazione di stati trappola superficiali nelle regioni di accesso di gate. Tali stati trappola sono infatti responsabili dell'effetto kink e della dispersione in frequenza della transconduttanza. Lo strato di InP di passivazione evita la formazione di tali stati trappola anche in seguito a stress in regimi di elettroni caldi. Gli effetti di degradazione osservati su questi dispositivi sono stati analizzati anche mediante misure di Catodoluminescenza a bassa temperatura e risolta spettralmente) effettuate grazie ad una collaborazione con il laboratorio CNR MASAPEC di Bologna. Il confronto del segnale di Catodoluminescenza emesso da un dispositivo vergine, con quello emesso da un dispositivo degradato, ha permesso di individuare nella regione di gate-drain, il luogo di formazione degli stati trappola.

V.5.4 Effetti indotti da radiazioni su MESFETs:

I dispositivi elettronici utilizzati per applicazioni spaziali, o per le esperienze di fisica delle alte energie devono essere in grado di funzionare sostenendo l'irraggiamento da parte di particelle e radiazione ad energia elevatissima, senza manifestare significativi problemi di affidabilità, almeno per la durata della "missione" a loro richiesta. È ben noto peraltro dalla letteratura come i dispositivi elettronici siano più o meno sensibili a radiazioni di vario genere e risulta pertanto di fondamentale importanza studiare l'effetto delle radiazioni sulle prestazioni elettriche di tali dispositivi.

In particolare i dispositivi studiati erano MESFET al GaAs, sottoposti a irraggiamento con neutroni (con una fluensa di $5 \cdot 10^{14} \text{ cm}^{-2}$ con $\langle E \rangle = 6 \text{ MeV}$). Tale irraggiamento ha provocato notevoli cambiamenti della tensione di soglia, della corrente di saturazione a canale aperto e della

transconduttanza. In questo studio in particolare si è mostrato per la prima volta in quale modo sia possibile, con una tecnica sperimentale basata sulla dispersione in frequenza della transconduttanza, ($g_m(f)$) e della conduttanza di uscita ($g_D(f)$) individuare e caratterizzare i livelli profondi indotti dall'irraggiamento. I risultati sperimentali ottenuti, completamente originali, identificano per la prima volta la natura del danno indotto in dispositivi MESFET dall'irraggiamento da neutroni.

V.6 Collaborazioni

Su questo tema Gaudenzio Meneghesso ha collaborato e collabora con:

- ◆ Per la fabbricazione di dispositivi prototipi e scambio di informazioni e dati:
 - Agilent** con: Technologies (ex Hewlett Packard), Palo Alto California,
 - Alcatel Italia** (ex Telettra), Vimercate, Milano;
 - Alenia Marconi System**, Roma;
 - HRL**, HUGHES Research Laboratories, California;
 - NTT**, Nippon Telephony and Telegraph, Giappone;
 - University of Duisburg**, Department of Engineering (Germania);
 - Infineon** (ex SIEMENS), Monaco (Germany)
 - University of Virginia**, Department of Electrical Engineering, VA, USA
 - University of Michigan**, Michigan;
 - U.S. ARMY** Research Laboratories, Adelphi, Maryland;
- ◆ Per un supporto alla caratterizzazione dei dispositivi elettronici mediante tecniche di indagine innovative (con particolare riferimento al breakdown e ai livelli profondi):
 - EPFL**, Lausanne (Svizzera) per misure di DLTS;
 - Università di Bologna**, Dipartimento di Fisica e Dipartimento di Ingegneria per misure di DLTS;
 - Istituto **MASPEC** CNR, Bologna per misure di Catodoluminescenza;
 - Università di Parma**, Dipartimento di Fisica e di Ingegneria, per misure di emissione di luce;
 - Università di Modena** e Reggio Emilia, Dipartimento di Scienze dell'Ingegneria per caratterizzazione elettrica in ambiente controllato;
- ◆ Per le simulazioni di dispositivo mediante simulatori Monte Carlo:
 - Università di Roma II "Tor Vergata"**, Dipartimento di Ingegneria Elettronica;

V.7 Programmi di ricerca

Nell'ambito di queste tematiche Gaudenzio Meneghesso ha partecipato, e partecipa a diversi programmi di ricerca nazionali ed internazionali ed è responsabile di diversi contratti di consulenza (tali progetti/contratti sono già stati descritti estesamente nel capitolo C3 – Progetti di ricerca e vengono qui sinteticamente riportati):

- 1993-1995 Progetto Esprit MANPOWER dell'Università di Padova concernente la realizzazione di circuiti di potenza a microonde, per il tema affidabilità,
- 1997/1998 Progetto di ricerca tra l'Università di Padova e l'European Office of the Army Research Laboratory (US-ARMY) dal titolo "Study of Hot Electron effects, Breakdown and Reliability in FETs, HEMTs and HBTs"
- 1998 Progetto di ricerca tra l'Università di Padova e l'Agenzia Spaziale Europea (ESA) concernente la valutazione della stabilità di dispositivi elettronici commerciali (NEC NE242)
- 1998/1999 Progetto tra l'Università di Padova e l'Ufficio Europeo dell'Esercito Americano (US-ARMY) dal titolo " TLP measurements on Heterojunction Devices ",
- 1997-2001 Progetto Nazionale MADESSII SP2 nella tematica "caratterizzazione dell'affidabilità di dispositivi per microonde",
- 1999-2001 Responsabile scientifico dell'attività di ricerca finanziata da Nippon Telegraph and Telephone (NTT, Giappone)
- 2001 Progetto tra l'Università di Padova e l'Ufficio Europeo dell'Esercito Americano (US-ARMY) dal titolo "Reliability and breakdown in conventional and wide-band-gap power microwave devices",
- 2002-2003** Partecipa al progetto finanziato dall'ASI dal titolo: "Caratterizzazione, modellistica e affidabilità di dispositivi elettronici a microonde ad alta potenza per applicazioni a bordo satellite",
- 2002-2003** E' responsabile di un Progetto di ricerca di Ateneo "Microscopia ad emissione in elettroluminescenza per la caratterizzazione e il collaudo di componenti elettronici e optoelettronici e Circuiti Integrati"

V.8 Rilevanza scientifica e riconoscimenti

La rilevanza scientifica dei risultati ottenuti da Gaudenzio Meneghesso, nell'ambito di queste tematiche (in collaborazione con i laboratori di ricerca sopra citati), è dimostrata dalla considerazione ricevuta in ambito internazionale, testimoniata da numerose pubblicazioni a conferenze o su riviste internazionali. E' stato inoltre invitato come relatore a sei conferenze rilevanti nell'ambito dell'affidabilità: **DRIP-VIII**, The 8th International Conference on Defects-Recognition, Imaging and Physics in Semiconductors, Narita, Japan, 1999, **HETECH99**, 9th European Heterostructure Technology Workshop, Lille, France, 1999 **IPRM 2004**, (Invited Lecture) International Conference on Indium Phosphide and Related Materials, Kagoshima, Japan. È inoltre coautore di altre 6 relazioni ad invito (vedi lista degli INVITED PAPER).

Inoltre:

Ha fatto parte anche del sub-committee "Quantum Electronics and Compound Semiconductors, QEC" della conferenza **IEEE IEDM** International Electron Device Meeting, come **Membro** nel 2003 e come **chair** nel 2004 e nel 2005, (conferenza relativa ai dispositivi elettronici tra le più importanti della IEEE).

Fa parte anche del sub-committee "Wide bandgap Semiconductors" della conferenza IEEE International Reliability Physics Symposium, **IEEE IRPS**, la più importante conferenza mondiale sull'affidabilità dei dispositivi elettronici, come **Membro** nel 2005 e 2006, come **vice-Chair** nel 2007 e come **Chair** nel 2008 e nel 2009

Nel 2008 entra a far parte del sub-committee "Compound Semiconductor Circuits, Electron Devices and Device Physics", della conferenza **International Conference on Solid State Devices and Materials (SSDM 2008)**.

Fa parte anche del sub-committee "Photonics, Compound semiconductors and Nanomaterials reliability" della conferenza European Symposium Reliability on Electron Devices, Failure Physics and Analysis (**ESREF**), conferenza Europea di riferimento per l'affidabilità dei dispositivi elettronici, come **Membro** nel 2006 e come **Chair** nel 2007 e 2008.